

⑤①

Int. Cl. 2:

G 01 R 23-06

①⑨ BUNDESREPUBLIK DEUTSCHLAND

A 61 B 5-02

G 01 R 29-02

DEUTSCHES PATENTAMT



G 01 R 19-30

1
6
7
DT 21 43 971 B2

①①

Auslegeschrift 21 43 971

②①

Aktenzeichen:

P 21 43 971.4-35

②②

Anmeldetag:

2. 9. 71

④③

Offenlegungstag:

15. 3. 73

④④

Bekanntmachungstag: 15. 5. 75

③①

Unionspriorität:

③② ③③ ③①

—

⑤④

Bezeichnung:

Spitzenwert-Detektorschaltung

⑦①

Anmelder:

Hewlett-Packard GmbH, 7030 Böblingen

⑦②

Erfinder:

 Courtin, Erich, Dipl.-Ing.; Grund, Karl, Dr.-Ing.; 7032 Sindelfingen;
 Traub, Stefan, 7030 Böblingen; Zeeb, Helmut, Dipl.-Ing.,
 7402 Kirchentellinsfurt

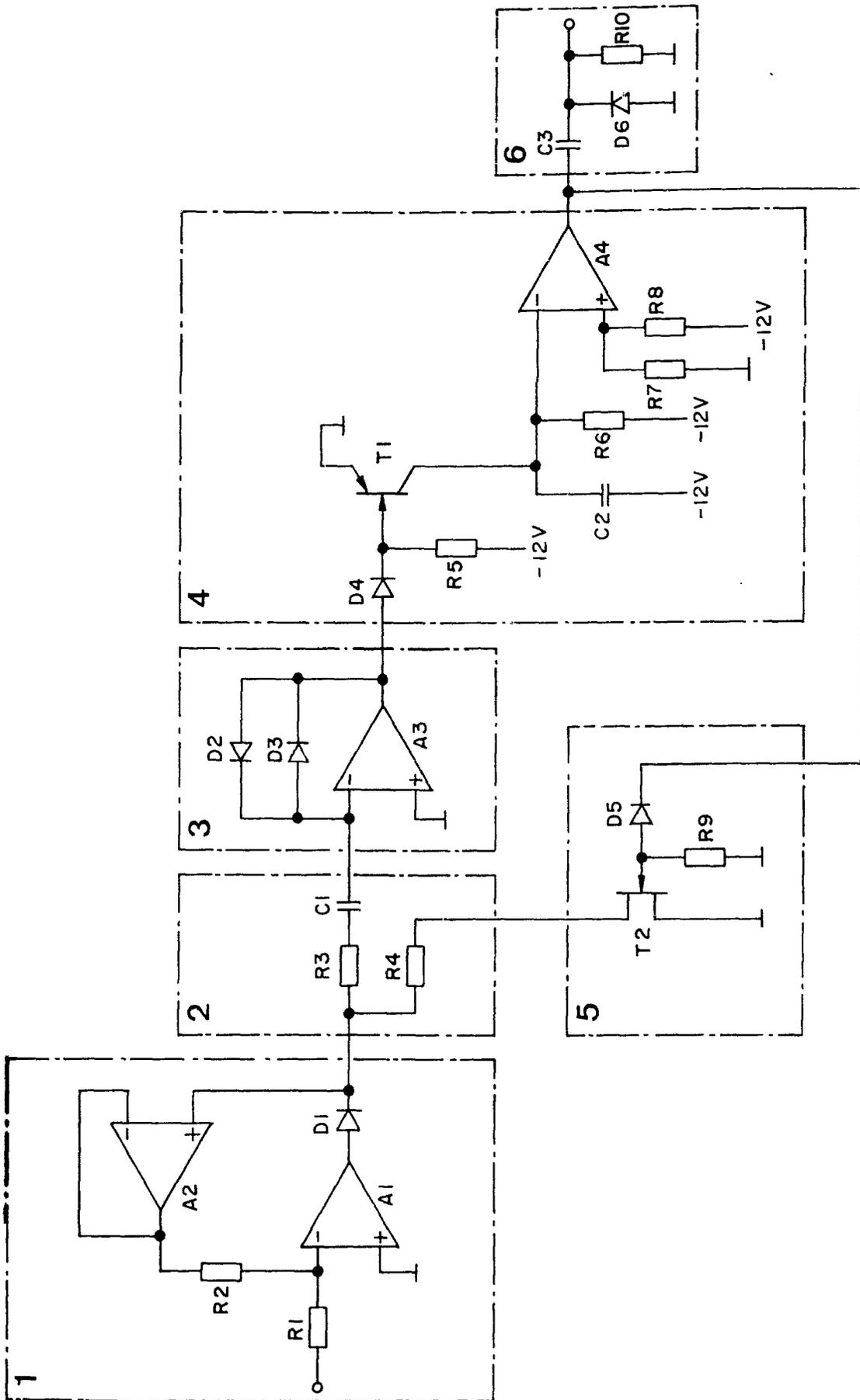
⑤⑥

Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

US 29 96 624

US 35 41 457

Electronics, 1969, H. 6, S. 94



Patentansprüche:

1. Spitzenwert-Detektorschaltung zum Erzeugen impulsförmiger Signale beim Auftreten aufeinanderfolgender Extremwerte einer Polarität einer Signalfolge, mit einem Gleichrichter, einem über diesen geladenen Speicherelement, einem Ladestromrichtungs-Diskriminator, einer Entladeschaltung für das Speicherelement und einem Ausgangsimpulsformer, dadurch gekennzeichnet, daß eine Verzögerungsschaltung (4) mit einer ersten Schalteinrichtung (71) vorgesehen ist, diese Schalteinrichtung beim Auftreten eines Extremwertes der vorgegebenen Polarität bewirkt, daß die Verzögerungsschaltung anspricht und die Abgabe eines Impulses durch den Ausgangsimpulsformer (6) während eines vorbestimmten Zeitintervalls verzögert und nach Ablauf dieses Zeitintervalls einen Ausgangsimpuls durch den Ausgangsimpulsformer (6) auslöst und ein Signal an eine zweite Schalteinrichtung (72) abgibt, die den Entladestromkreis schließt und die Entladung des Speicherelements (C1) auf einen Wert bewirkt, der kleiner als der kleinste zu erwartende nachfolgende Extremwert der vorbestimmten Polarität ist und die Entladung innerhalb einer Zeitspanne erfolgt, die der Zeit zwischen den am dichtesten aufeinanderfolgenden Extremwerten einer Polarität entspricht, falls nicht während des vorbestimmten Verzögerungs-Zeitintervalls ein weiterer Extremwert dieser Polarität bewirkt, daß die Abgabe eines für einen Extremwert signifikanten Ausgangsimpulses wiederum bis zum Ablauf eines weiteren vorbestimmten Verzögerungs-Zeitintervalls verhindert wird.

2. Spitzenwert-Detektorschaltung nach Anspruch 1, dadurch gekennzeichnet, daß der Gleichrichter das Verhalten einer idealen Diode nachbildet und einen Verstärker (A1), eine diesem nachgeschaltete Diode (D1) und einen sich über die Diode und den Verstärker erstreckenden Gegenkopplungsweig aufweist, der einen weiteren Verstärker (A2) mit hohem Eingangswiderstand enthält und die Entladung des Speicherelements (C1) im gesperrten Zustand der Diode (D1) verhindert.

3. Spitzenwert-Detektorschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Ladestromrichtungs-Diskriminator (A3; D2; D3) zwischen das Speicherelement (C1) und die erste Schalteinrichtung (71) geschaltet ist, einen Verstärker (A3) mit je einem gegensinnig gepolten, nichtlinearen Schaltelement (D2; D3) aufweist und dessen Ruhestrom dem Ladestrom entgegengesetzt ist und dieser Ausgangssignale abgibt, deren einer Null-Durchgang dem Zeitpunkt der Umkehr der Stromrichtung im Gegenkopplungsweig und damit dem Erlöschen des Ladestroms entspricht und die erste Schalteinrichtung betätigt.

tung für das Speicherelement und einem Ausgangsimpulsformer. Eine derartige Detektorschaltung ist bekannt aus der US-PS 35 41 457.

Spitzenwert-Detektorschaltungen dieser Art dienen dazu, die Zeitpunkte genau zu bestimmen, zu denen Spitzenwerte einer vorgegebenen Polarität oder beider Polaritäten in Signalfolgen auftreten, in denen die Extremwerte, deren zeitlicher Abstand und die Kurvenform der Signale veränderlich sein können.

Ein spezielles Problem beim Einsatz der genannten Spitzenwert-Detektorschaltungen für den genannten Zweck besteht darin, daß die Signalfolgen zwischen den zeitlich zu fixierenden Extremwerten häufig relative Maxima und Minima bzw. Zwischenextremwerte aufweisen, welche die unerwünschte Abgabe von Triggerimpulsen durch die Detektorschaltungen hervorrufen können. Insbesondere tritt dieses Problem bei der Ermittlung der fötalen Herzschlagfrequenz aus Signalen mit den vorgenannten Unregelmäßigkeiten auf, wie sie bei der Auswertung der Hüllkurven von Ultraschall-Signalen erhalten werden, bei denen der Abstand benachbarter Extremwerte ein Maß für die veränderliche Periodendauer der Herzrhythmickeit ist.

Die Erfindung löst vor allem die Aufgabe, bei Spitzenwert-Detektorschaltungen der eingangs genannten Art die unerwünschte Abgabe von Ausgangssignalen auf Grund störender Zwischenextremwerte oder Signalspitzen weitgehend zu vermeiden.

Die Erfindung beruht teilweise auf der Erkenntnis, daß abhängig von der Art der Signalquelle auch bei den genannten unregelmäßigen Signalverläufen in vielen Fällen bestimmte Signaleigenschaften vorgegeben sind. Insbesondere bei der Messung der fötalen Herzschlagfrequenz aus amplitudenmodulierten Ultraschall-Signalen, bei denen der zeitliche Abstand der Extremwerte ein Maß für die Herzschlagperiode ist, kann von bestimmten Erfahrungswerten für den kleinsten und größten möglichen Abstand der Maxima, das Amplitudenverhältnis benachbarter Maximalwerte, bezogen auf deren zeitlichen Abstand, sowie das Amplitudenverhältnis der insgesamt zu erwartenden größten und kleinsten Signalmaxima ausgegangen werden.

Ausgehend von einer Schaltungsanordnung der angegebenen Gattung wird erfindungsgemäß zur Lösung der Aufgabe vorgesehen, daß eine Verzögerungsschaltung mit einer ersten Schalteinrichtung vorgesehen ist, diese Schalteinrichtung beim Auftreten eines Extremwertes der vorgegebenen Polarität bewirkt, daß die Verzögerungsschaltung anspricht und die Abgabe eines Impulses durch den Ausgangsimpulsformer während eines vorbestimmten Zeitintervalls verzögert und nach Ablauf dieses Zeitintervalls einen Ausgangsimpuls durch den Ausgangsimpulsformer auslöst und ein Signal an eine zweite Schalteinrichtung abgibt, die den Entladestromkreis schließt und die Entladung des Speicherelements auf einen Wert bewirkt, der kleiner als der kleinste zu erwartende nachfolgende Extremwert der vorbestimmten Polarität ist und die Entladung innerhalb einer Zeitspanne erfolgt, die der Zeit zwischen den am dichtesten aufeinanderfolgenden Extremwerten einer Polarität entspricht, falls nicht während des vorbestimmten Verzögerungs-Zeitintervalls ein weiterer Extremwert dieser Polarität bewirkt, daß die Abgabe eines für einen Extremwert signifikanten Ausgangsimpulses wiederum bis zum Ablauf eines weiteren vorbestimmten Verzögerungs-Zeitintervalls verhindert wird. Die Verzögerungsschaltung bewirkt zunächst eine Speicherung eines »vorläufigen« Maximalwertes.

Die Erfindung betrifft eine Spitzenwert-Detektorschaltung zum Erzeugen impulsförmiger Signale beim Auftreten aufeinanderfolgender Extremwerte einer Polarität in einer Signalfolge, mit einem Gleichrichter, einem über diesen geladenen Speicherelement, einem Ladestromrichtungs-Diskriminator, einer Entladeschal-

4

3

21 43 971

4

Erst wenn die Zeitverzögerung abgelaufen ist, ohne daß ein größerer Extremwert zu einer weiteren Aufladung der Speichereinrichtung geführt hat, wird der »vorläufige« Extremwert als »richtig« erkannt, die Entladung der Speichereinrichtung ausgelöst und das verzögerte Signal zur Abgabe eines Impulses verarbeitet, der den Zeitpunkt des Extremwertes, um das eingestellte Zeitintervall verzögert, angibt. Falls jedoch während der Verzögerungszeit ein größerer Extremwert auftritt, beginnt die Verzögerungszeit wieder von neuem.

Die Dauer des Verzögerungszeitintervalls, in welchem eine weitere Aufladung der Speichereinrichtung bzw. ein neuer Extremwert als unerwünschter Zwischenwert erkannt und ein neues Verzögerungs-Zeitintervall abgewartet wird, ist kleiner als der untere Grenzwert der zu erwartenden Periodendauer der Signale und andererseits größer als die Zeitspanne zu wählen, welche erforderlich ist, damit der Detektor sich voll auf den jeweiligen Extremwert des Signals aufladen kann.

Gemäß einer bevorzugten Ausführungsform der Erfindung kann vorgesehen werden, daß der Gleichrichter das Verhalten einer idealen Diode nachbildet und einen Verstärker, eine diesem nachgeschaltete Diode und einen sich über die Diode und den Verstärker erstreckenden Gegenkopplungsweig aufweist, der einen weiteren Verstärker mit hohem Eingangswiderstand aufweist und die Entladung des Speicherelements im gesperrten Zustand der Diode verhindert.

Gemäß einer weiteren bevorzugten Ausführungsform der Erfindung kann der Beginn der Verzögerungszeit nach Maßgabe des Null-Durchgangs des Ladestroms der Speichereinrichtung festgestellt werden, indem zwischen das Speicherelement und die erste Schalteinrichtung ein Ladestrom-Diskriminator geschaltet ist, der einen Verstärker mit je einem gegenseitig gepolten nichtlinearen Schaltelement aufweist, dessen Ruhestrom dem Ladestrom entgegengesetzt ist und welcher Ausgangssignale abgibt, deren einer Null-Durchgang dem Zeitpunkt der Umkehr der Stromrichtung im Gegenkopplungsweig und damit dem Erlöschen des Ladestroms entspricht und die erste Schalteinrichtung betätigt. Wenn der Ladestrom des Kondensators entgegengesetzt gleich dem Ruhestrom des Verstärkers wird, ändert sich die Polarität von dessen Ausgangsspannung. Der Null-Durchgang der Ausgangsspannung ist gegenüber dem Zeitpunkt des Erlöschens des Ladestroms nur durch die Größe des Ruhestroms verschoben und ermöglicht damit eine wesentlich genauere zeitliche Fixierung des Extremwertes als sie ohne die Polaritätsumkehr möglich wäre.

Im folgenden wird ein bevorzugtes Ausführungsbeispiel der Erfindung an Hand der Zeichnung erläutert.

Die Schaltungsanordnung besteht aus der Reihenschaltung einer Schaltung zur Nachbildung einer idealen Diode 1, einer Speichereinrichtung 2, eines Ladestromrichtungs-Diskriminators 3, einer Verzögerungsschaltung 4 und eines elektronischen Schalters 5, welcher im Entladekreis der Speichereinrichtung 2 liegt. Außerdem ist die Verzögerungsschaltung mit einem Impulsformer in Form eines Differenziergliedes 6 verbunden. Die vorgenannten Schaltungskomponenten sind im einzelnen folgendermaßen aufgebaut:

Die Diodenschaltung weist einen mit dem invertierenden Eingang eines Operationsverstärkers A1 verbundenen Widerstand R1, eine mit dem Operationsverstärker verbundene Diode D1 und einen sich über die Diode und den Operationsverstärker erstreckenden

Gegenkopplungsweig auf. Dieser besteht aus einem als Spannungsfolger geschalteten Operationsverstärker A2, der über einen Widerstand R2 mit dem invertierenden Eingang des Operationsverstärkers A1 verbunden ist.

Die Speichereinrichtung besteht aus der Reihenschaltung eines Widerstandes R3 und eines Kondensators C1. Der Widerstand R3 ist gleichzeitig mit der Anode der Diode D1 und dem einen Ende eines Entladewiderstandes R4 verbunden. Das freie Ende des Kondensators C1 ist mit dem Ladestrom-Diskriminator verbunden.

Der Ladestrom-Diskriminator weist einen Operationsverstärker A3 auf, dessen Gegenkopplungsweig aus zwei gegenseitig geschalteten, parallel liegenden Dioden besteht. Der nichtinvertierende Eingang des Operationsverstärkers A3 ist ebenso wie derjenige des Operationsverstärkers A1 mit Masse verbunden.

Der Verzögerungsschaltkreis 4 besteht im wesentlichen aus einem Transistorschalter, einem RC-Glied und einem nachgeschalteten Komparator.

Der Transistorschalter weist einen Transistor T1 auf, dessen Emitter auf Masse liegt, dessen Basis über eine Diode D4 mit einem Ausgang des Operationsverstärkers A3 und über einen Widerstand R5 mit dem Potential -12V verbunden ist.

Das RC-Glied besteht aus der Parallelschaltung eines Widerstandes R6 und eines Kondensators C2, wobei der eine Verbindungspunkt beider Elemente einerseits mit dem Kollektor des Transistors T1 und andererseits mit dem invertierenden Eingang eines Operationsverstärkers A4 des Komparators verbunden ist. Das andere Ende beider Elemente liegt auf dem Potential -12V.

Der Komparator weist den Operationsverstärker A4 auf, dessen nichtinvertierender Eingang über einen Widerstand R6 mit dem Potential -12V und über einen Widerstand R7 mit Masse verbunden ist.

Der elektronische Schalter 5 weist einen Feldeffekt-Transistor T2, dessen Source-Elektrode auf Masse liegt und dessen Gate-Elektrode einerseits über einen Widerstand R9 mit Masse verbunden ist und andererseits über eine Diode D5 mit dem Ausgang des Operationsverstärkers A4 des Komparators verbunden ist. Die Drain-Elektrode des Feldeffekt-Transistors T2 ist über den Entladewiderstand R4 mit dem Eingang der Speicherschaltung bzw. dem Widerstand R3 verbunden.

Das ausgangsseitige Differenzierglied besteht aus einem Kondensator C3, der mit der Parallelschaltung einer Diode D6 und eines Widerstandes R10 in Reihe geschaltet ist. Die Verbindung zwischen Kondensator C3 und Widerstand R9 bildet den Ausgang der Schaltung, während die Diode D6 und der Widerstand R10 mit dem anderen Ende auf Masse liegen.

Die beschriebene Schaltungsanordnung arbeitet folgendermaßen: Es wird davon ausgegangen, daß am Eingang der Diodenschaltung, d. h. am Widerstand R1 ein bezüglich der Kurvenform und Amplitude veränderliches Signal auftritt, bei dem beispielsweise die Zeitpunkte der negativen Maxima genau bestimmt werden sollen. Während der negativen Halbwelle des Eingangssignals ist die Diode D1 leitend, und der Gegenkopplungsweig des Operationsverstärkers bewirkt, daß an der Kathode dieser Diode eine Spannung entsteht, welche gemäß der Bemessung der Widerstände R1 und R2 der Eingangsspannung entspricht und gegenüber dieser um 180° phasenverdreht ist. Demgegenüber sperrt die Diode D1 bei einem positiven Ein-

gangssignal, so daß der Gegenkopplungszweig unterbrochen wird, der Verstärker die negative Sättigungsspannung abgibt und die Kathode der Diode *D1* auf dem vorher erreichten Potential verbleibt.

Während die Diode *D1* leitend ist, wird der Kondensator *C1* aufgeladen, und der Ladestrom über die Diode *D3* bewirkt eine Rückkopplung des Operationsverstärkers *A3* und erzeugt an dessen Ausgang eine negative Spannung. Beim Erreichen eines Maximalwertes des Eingangssignals wird der Ladestrom des Kondensators *C1* kleiner als der Ruhestrom des Operationsverstärkers *A3*, und der bisher durch den Ladestrom gelieferte Ruhestrom des Operationsverstärkers wird nunmehr über die Diode *D2* geliefert. Dies bewirkt eine Polaritätsumkehr der Ausgangsspannung beim Erlöschen des Ladestroms, so daß der Operationsverstärker *A3* als Ladestrom-Diskriminator wirkt. Die Änderung der Stromrichtung im Rückkopplungszweig des Diskriminators erfolgt geringfügig früher als das tatsächliche Erreichen des Signalmaximums, bedingt durch den kleinen Ruhestrom des Verstärkers *A3*. Da dies jedoch nur eine vernachlässigbare Zeitverschiebung bewirkt, kann der Zeitpunkt des Nulldurchgangs von negativen zu positiven Ausgangsspannungen als Zeitpunkt für das Auftreten eines Signalmaximums gewertet werden.

Solange das Eingangssignal zunimmt und dadurch der Speicherkondensator *C1* aufgeladen wird, befindet sich der Ausgang des Verstärkers *A3* auf negativem Potential, so daß die Diode *D4* sperrt, der Transistor *T1* leitet und der Kondensator *C2* der Verzögerungsschaltung aufgeladen wird. Sobald sich jedoch die Polarität der Ausgangsspannung des Verstärkers *A3* umkehrt, wird die Diode *D4* leitend, und der Transistor *T1* wird gesperrt. Dadurch entlädt sich der Kondensator *C2* über den Widerstand *R6* gemäß einer Exponentialfunktion mit einer durch den Widerstand *R6* und den Kondensator *C2* bestimmten Zeitkonstanten.

Der Operationsverstärker *A4* wirkt als Komparator und weist hierzu an seinem nichtinvertierenden Eingang einen Spannungsteiler auf, der ein Referenzpotential abgibt. Sobald nun die Spannung am Kondensator *C2* diese Referenzspannung unterschreitet, schaltet die Ausgangsspannung des Komparators von einem negativen zu einem positiven Sättigungswert um. Der Spannungssprung am Ausgang des Komparators *A4* wird — näherungsweise — differenziert und ergibt den gewünschten Ausgangsimpuls zur zeitlichen Fixierung des

betreffenden Signalmaximums, welches zeitlich um die Haltezeit der Verzögerungsschaltung gegenüber dem tatsächlichen Auftreten des Maximums verschoben ist.

Bei einer derartigen positiven Flanke der Ausgangsspannung am Komparator *A4* wird gleichzeitig der Feldeffekttransistor *T2* über die Diode *D5* in den leitenden Zustand geschaltet. Dadurch wird der Entlade-widerstand *R4* mit Masse verbunden, so daß der Speicherkondensator *C1* sich über die Reihenschaltung der Widerstände *R3* und *R4* gemäß einer Exponentialfunktion entladen kann. Die durch den Widerstand *R6* und den Kondensator *C2* bestimmte Haltezeit und die durch den Kondensator *C1* und die Widerstände *R3* und *R4* bestimmte Zeitkonstante des Entladevorgangs sind dabei derart bemessen, daß auch bei der kürzesten zu erwartenden Periodendauer der Signalmaxima sichergestellt wird, daß der Speicherkondensator sich so weit entlädt, daß auch das kleinste zu erwartende nachfolgende Signalmaximum zu einer erneuten Aufladung des Kondensators führt bzw. nicht »verdeckt« wird. Dabei ist das Verhältnis der Amplituden der Signalmaxima, welche in der kürzestmöglichen Zeit aufeinanderfolgen, als »Kurzzeitdynamik« des Eingangssignals der Schaltung bekannt und als vorgegeben vorausgesetzt. Der Entladekreis bleibt so lange geschlossen, bis die Diode *D1* vom Eingangssignal erneut durchgeschaltet wird. Wenn die Diode wieder leitend wird und damit der Ladestrom durch den Kondensator *C1* wieder zu fließen beginnt, nimmt die Ausgangsspannung des Verstärkers *A3* wieder ein negatives Potential an und öffnet den Transistor *T1*. Dadurch wird wieder der Kondensator *C2* aufgeladen, und am Ausgang des Komparators *A4* erscheint ein negatives Sättigungspotential, durch welches der Feldeffekttransistor *T2* gesperrt und der Entladekreis unterbrochen wird.

Es versteht sich, daß die vorstehend beschriebene Schaltung in verschiedener Weise abgewandelt werden kann, ohne den Schutzzumfang der Erfindung zu ver-las-sen.

Die vorgenannte Schaltung hat sich insbesondere bei der Auswertung von bioelektrischen Signalen, beispielsweise modulierten Ultraschallsignalen, EKG-Signalen und Blutdrucksignalen, bewährt. Sie ist allgemein vorteilhaft anwendbar, wenn es darauf ankommt, den Zeitpunkt der Signalmaxima einer bezüglich der Kurvenform und Amplitude schwankenden Signalfolge genau zu bestimmen.

Hierzu 1 Blatt Zeichnungen