



MINISTERIO DA CIENCIA E TECNOLOGIA

INSTITUTO DE PESQUISAS ESPACIAIS

828817025

1. C.D.U.: 555.5

8. Título

INPE-4124-NTE/268

GERADOR DE PULSOS DE 4-CANAIS COM ATRASOS
AJUSTÁVEIS

9. Autoria

L.F.S. Wetzel
J.O. Rossi
E. Del Bosco

[Handwritten signature]

1. Publicação nº INPE-1124-NTE/268	2. Versão	3. Data Fev., 1987	5. Distribuição <input type="checkbox"/> Interna <input checked="" type="checkbox"/> Externa <input type="checkbox"/> Restrita
4. Origem LAP	Programa PCEN		
6. Palavras chaves - selecionadas pelo(s) autor(es) GERADOR DE PULSO SISTEMA DE DISPARO CENTRÍFUGA DE PLASMA			
7. C.D.U.: 533.9			
8. Título GERADOR DE PULSOS DE 4-CANAIS COM ATRASOS AJUSTÁVEIS		INPE-4124-NTE/268	
		10. Páginas:	34
		11. Última página:	25
		12. Revisada por	<i>Antonio Montes</i>
9. Autoria L.F.S. Wetzel J.O. Rossi E. Del Bosco			Antonio Montes Filho
		13. Autorizada por	<i>[Signature]</i> p/Marco Antonio Raupp Diretor Geral
Assinatura responsável <i>[Signature]</i>			
14. Resumo/Notas <i>Descreve-se neste trabalho o projeto de um gerador de pulsos de 4-canaís com atrasos ajustáveis, utilizado para o disparo de um experimento do Laboratório Associado de Plasmas, denominado centrífuga de plasma. O circuito fornece pulsos com amplitude de 15V, largura à meia altura de 50µs e tempo de subida de 0,7µs. O intervalo máximo de atraso é de 100ms; dois canais possuem um ajuste fino em série de 0-1ms. O sistema pode ser acionado manual ou automaticamente.</i>			
15. Observações			

ABSTRACT

It is described the project of a 4-channel time delayed pulse generator employed to trigger the plasma centrifuge experiment of the Laboratório Associado de Plasmas. The circuit delivers pulses with amplitude of 15V, full width at half maximum of 50 μ s and rise time of 0.7 μ s. The maximum time delay is 100ms. There are two channels with a fine adjustment of 0-1ms. The system can be manually or automatically driven.

SUMÁRIO

	<u>Pág.</u>
LISTA DE FIGURAS	v
LISTA DE TABELAS	vi
1 - <u>INTRODUÇÃO</u>	1
2 - <u>DIAGRAMA DE BLOCOS GERAL DO DISPARADOR</u>	3
3 - <u>SISTEMA DE ATRASOS E MODO DE ACIONAMENTO</u>	5
4 - <u>GERADOR AUTOMÁTICO DE PULSOS</u>	8
4.1 - Relógio	9
4.2 - Divisor de frequência programável	10
4.3 - Estágio de saída-atrasador	13
5 - <u>GERADOR DE PULSOS DE SAÍDA</u>	15
6 - <u>CIRCUITO DE ACIONAMENTO DO CONTADOR</u>	17
7 - <u>FONTES DE ALIMENTAÇÃO</u>	19
8 - <u>TESTES</u>	21
REFERÊNCIAS BIBLIOGRÁFICAS	25

LISTA DE FIGURAS

	<u>Pág.</u>
1 - Esquema da centrífuga de plasma (PCEN)	2
2 - Diagrama de blocos geral do disparador	4
3 - Circuito do sistema de atrasos e modo de acionamento	6
4 - Circuito do relógio	9
5 - Circuito do divisor de frequência programável	11
6 - Circuito do estágio de saída-atrasador	14
7 - Circuito do gerador de pulsos de saída	16
8 - Circuito de acionamento do contador	18
9 - Fontes de alimentação	20
10 - Formato do pulso de saída $V_p = 15V$, $\sigma = 50\mu s$	22
11 - Detalhe da fase de subida dos pulsos $t_s = 0,7\mu s$	23

LISTA DE TABELAS

	<u>Pág.</u>
1 - Tabela verdade do flip-flop SR	5
2 - Tabela verdade do codificador BCD-74147	10

1 - INTRODUÇÃO

O gerador de pulsos descrito neste trabalho foi projetado para servir como acionador de um experimento, denominado centrífuga de plasma (PCEN), desenvolvido no Laboratório Associado de Plasmas do INPE, para estudar plasmas em rotação com aplicação em separação de isótopos.

A centrífuga de plasma é um dispositivo onde se gera uma coluna de plasma altamente ionizado, através de uma descarga elétrica no vácuo. O plasma é posto em rotação pela interação do campo elétrico radial auto-consistente com o campo magnético axial aplicado externamente.

A Figura 1 mostra o esquema do experimento. Uma câmara de aço inoxidável com 22cm de diâmetro e 85cm de comprimento é evacuada até pressões da ordem de 5×10^{-7} Torr por uma bomba difusora. Um banco de capacitores de 20mF e 1,6kV, chaveado por um tiristor, se descarrega em um conjunto de bobinas produzindo um campo magnético axial até 1,3T de pico com constante de decaimento de 185ms. A descarga elétrica superamortecida entre o catodo e a grade do anodo é obtida com um banco de capacitores de 50mF e 600V que é chaveado por um laser de rubi de alta potência. O chaveamento ocorre quando é atingido o valor máximo do campo magnético. O valor da corrente de arco é da ordem de 1-10kA de pico e duração de alguns milissegundos, dependendo das condições de disparo. Uma descrição mais detalhada e alguns resultados preliminares são apresentados por Del Bosco et alii (1982) e Del Bosco et alii (1985).

O funcionamento do experimento depende do acionamento de dois sistemas em seqüência e com intervalo de tempo correto. Além desses sistemas responsáveis pela formação e rotação da coluna de plasma, têm-se equipamentos de diagnósticos e aquisição de dados que devem ser acionados em instantes ajustáveis, varrendo o período de existência do plasma. O gerador de pulsos foi projetado para atender às necessidades da PCEN quanto aos intervalos ajustáveis de atraso, ao valor de pico do pulso e ao número de canais disponíveis. Entretanto, com pequenas modificações pode-se utilizá-lo em outras aplicações.

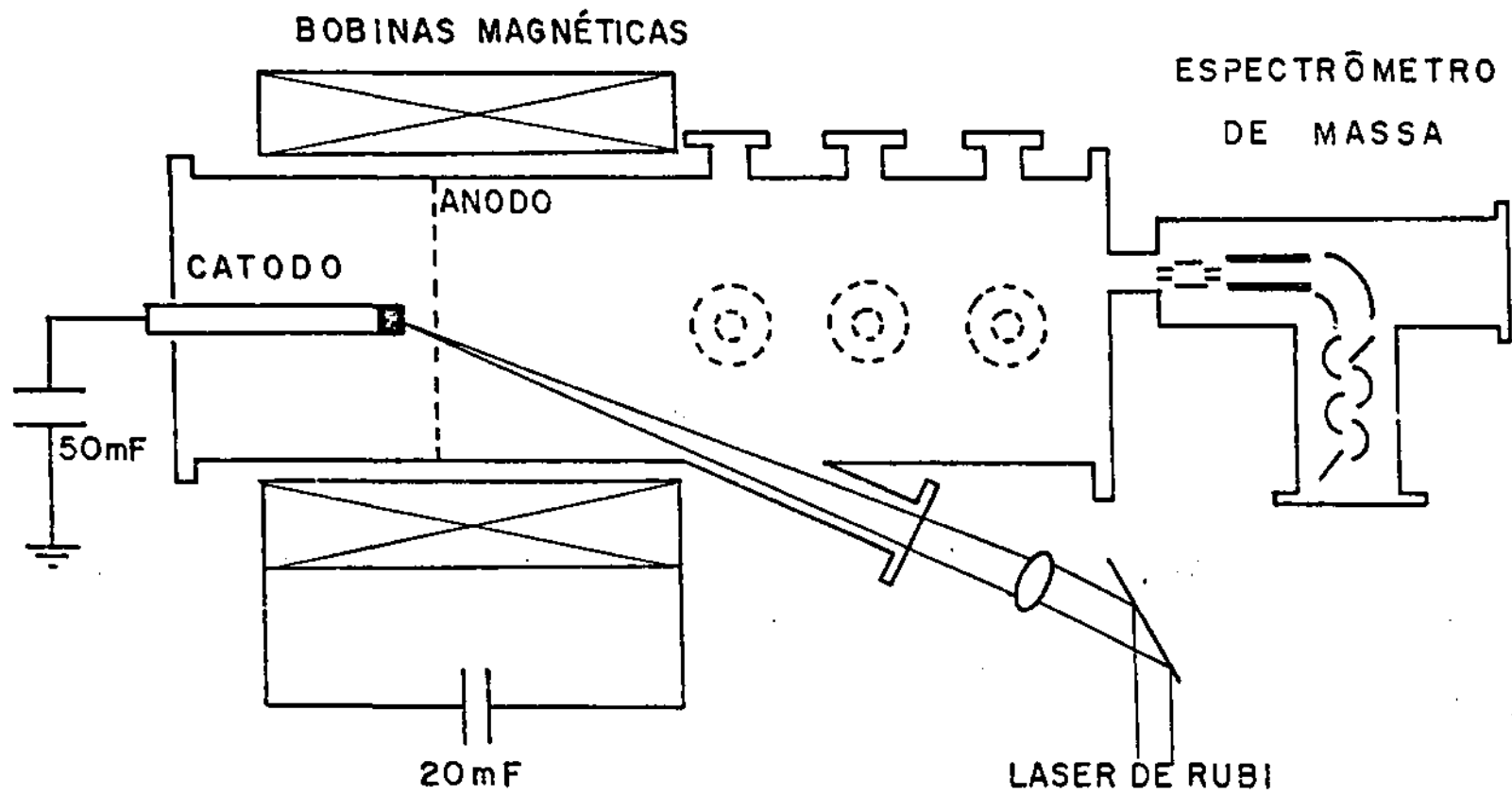


Fig. 1 - Esquema da centrífuga de plasma (PCEN).

Muitas das soluções utilizadas no projeto deste circuito foram apresentadas por Silva (1980).

2 - DIAGRAMA DE BLOCOS GERAL DO DISPARADOR

O diagrama de blocos do gerador de pulsos está esquematizado na Figura 2. Neste diagrama geral pode-se analisar o princípio de funcionamento do circuito. O sistema consiste em 4 canais de saída com geradores de pulso em cada canal, que fornecem pulsos com 15V de amplitude, tempo de subida de aproximadamente $0,7\mu\text{s}$ e largura à meia altura de $50\mu\text{s}$.

Nos canais 1 e 4 existem atrasadores de sinais com intervalos de tempo máximo de 100ms, enquanto nos canais 2 e 3 existem atrasadores de sinais em série com intervalos de tempo máximo de 1ms, com um atrasador comum aos dois canais, com atraso de 100ms. O atraso de 1ms é utilizado para ajuste fino em torno de um tempo escolhido com o atrasador de 100ms. Todos os atrasadores são ajustados de maneira contínua através de potenciômetros de precisão de 10 voltas com dial.

Um circuito selecionador de pulsos permite a escolha do modo de acionamento do sistema. O disparo pode ser manual ou automático através, respectivamente, do gerador manual de pulsos ou do gerador automático de pulsos.

O gerador automático de pulsos é constituído de um relógio, de um divisor de frequência e de um estágio de atraso. Com este sistema é possível obter pulsos nas saídas, na frequência do relógio, que é de 1Hz, ou nos intervalos de 1 a 9 minutos, com saltos discretos de 1 minuto. A escolha é determinada por uma chave de onda.

Para obter um controle do número de disparos do experimento, existe um contador de pulsos conectado à saída do canal 1.

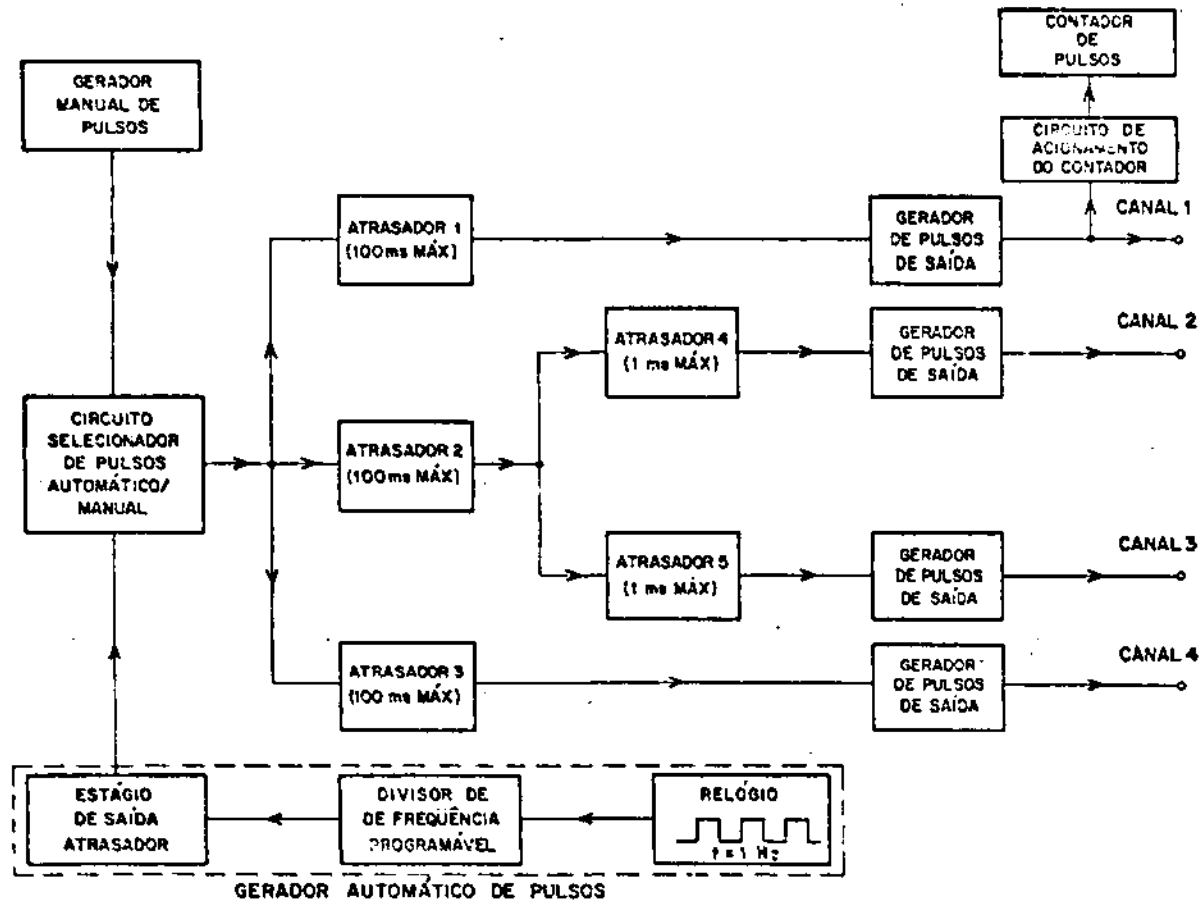


Fig. 2 - Diagrama de blocos geral do disparador.

3 - SISTEMA DE ATRASOS E MODO DE ACIONAMENTO

O sistema de atrasos dos 4 canais de saída e o circuito se-
leccionador do modo de acionamento estão esquematizados na Figura 3.

O gerador manual de pulsos consiste em um flip-flop SR, fei-
to com duas portas NAND, utilizando um circuito integrado da série
74LS00 (National Semiconductor, 1980). A chave de contato momentâneo CH1
está normalmente na posição A. Nesta condição, a entrada S (pino 13) se
encontra no nível lógico 0 (0V), a entrada R (pino 9) no nível lógico 1
(5V) e conforme a Tabela 1 do flip-flop SR a saída \bar{Q} (pino 8) se encon-
tra no nível lógico 0. Acionando a chave CH1, muda-se momentaneamente da
posição A para B. Com isto, a saída \bar{Q} é alterada para o nível lógico 1,
pois as entradas S e R invertem seus níveis lógicos. A saída \bar{Q} do flip-
flop SR está ligada à entrada do circuito seccionador de pulsos, o qual
consiste em três portas NAND do circuito integrado da série 74LS00. Quan-
do a chave CH2 está na posição M, o modo manual é seccionado, de mane-
ira que o pulso manual gerado pelo acionamento da chave CH1 é transmitido
à saída do circuito combinacional. Quando a chave CH2 está na posição A,
o modo automático é seccionado, sendo os pulsos provenientes do gerador
automático de pulsos transmitidos à saída do circuito combinacional.

TABELA 1

TABELA VERDADE DO FLIP-FLOP SR

Entrada		Estados	
S	R	Q	\bar{Q}
0	0	proibido	
0	1	1	0
1	0	0	1
1	1	não muda	

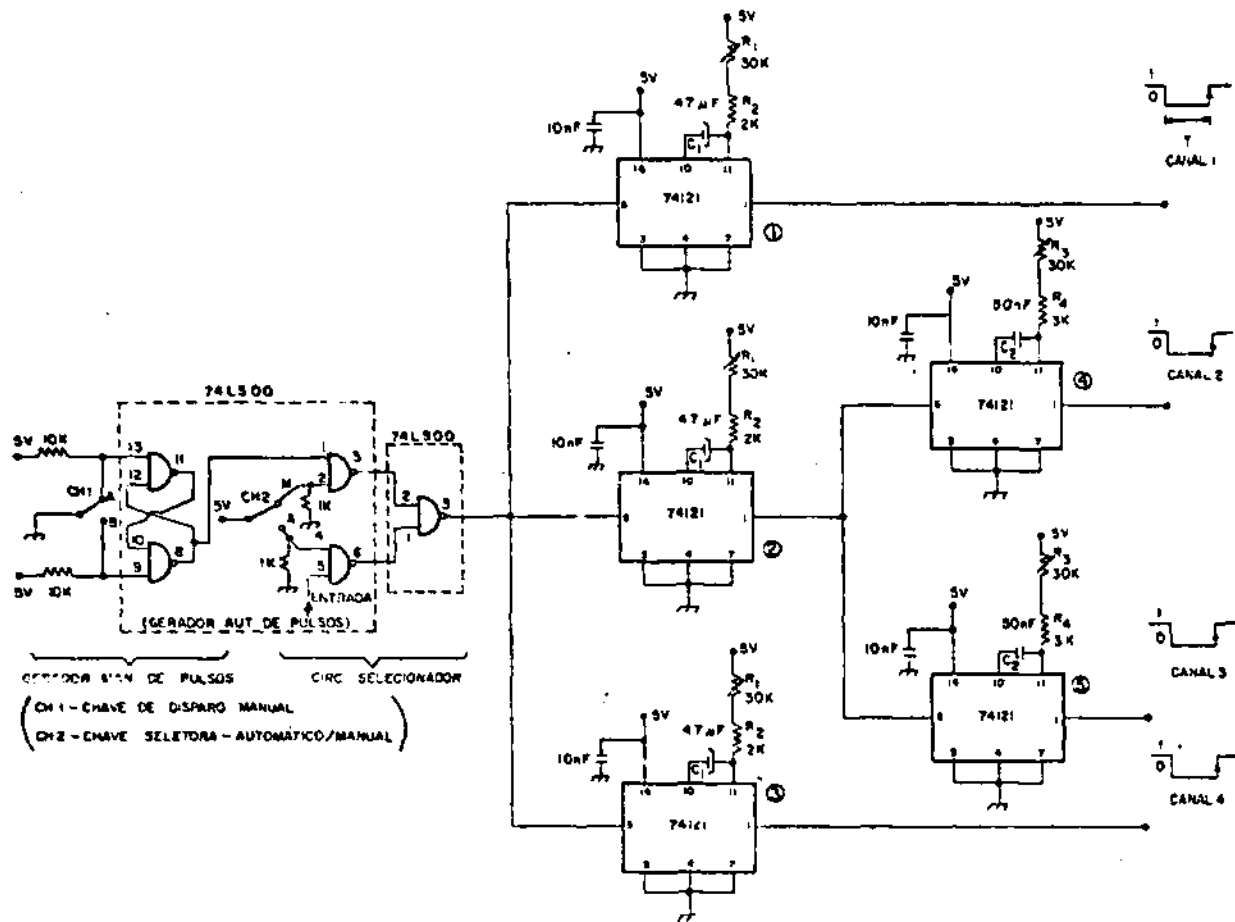


Fig. 3 - Circuito do sistema de atrasos e modo de acionamento.

Portanto, têm-se dois modos de acionamento:

- a) Manual, através da chave CH1 com a chave CH2 na posição manual (M).
- b) Automático, através dos pulsos com frequência ajustável de 1s ou de 1m a 9m, provenientes do gerador automático de pulsos, com a chave CH2 na posição automático (A).

O sistema de atrasos dos 4 canais é formado, basicamente, pelos circuitos integrados monoestáveis da família TTL-74121. As saídas dos circuitos integrados (pino 1) encontram-se normalmente no estado de equilíbrio estável com nível lógico 1. Após o pulso de acionamento, manual ou automático, as saídas mudam para o estado lógico 0, permanecendo neste nível durante um período T. Decorrido este intervalo de tempo, ocorre o retorno ao nível lógico inicial, gerando o pulso de saída que vai gatilhar um tiristor do sistema de pulsos de saída.

A duração do atraso T é dada pela Equação 1:

$$T = RC \ln 2, \quad (1)$$

onde R é a resistência variável conectada ao pino 11 e C é o capacitor colocado entre os pinos 10 e 11.

Nos integrados identificados pelos números 1, 2 e 3 na Figura 3, foram usados os seguintes valores de resistência e capacitância:

$$R = (2 - 32)k\Omega,$$

$$C = 4,7\mu F.$$

Com esses valores, os tempos mínimo e máximo dos atrasos dos circuitos integrados 1, 2 e 3, dados pela Equação 1 são:

$$T_{\min} = 6,5\text{ms} ,$$

$$T_{\max} = 104\text{ms} .$$

Nos circuitos integrados 4 e 5 foram usados os seguintes valores:

$$R = (3 - 33)\text{k}\Omega ,$$

$$C = 50\text{nF} ,$$

obtendo-se os seguintes tempos:

$$T_{\min} = 104\mu\text{s} ,$$

$$T_{\max} = 1,14\text{ms} .$$

Os resistores que definem o tempo mínimo são de valores fixos e apresentam uma tolerância de 5%, enquanto os resistores variáveis colocados em série com os fixos são potenciômetros de precisão com curso total de 10 voltas. Com os tempos mínimos e máximos definidos e levando em consideração a tolerância dos resistores, conseguem-se atrasos da ordem de 100ms para os canais 1 e 4 e 10ms para os canais 2 e 3. Estes valores foram escolhidos em função dos tempos característicos existentes no experimento da centrífuga de plasma.

4 - GERADOR AUTOMÁTICO DE PULSOS

O gerador automático de pulsos é a parte do circuito responsável pela geração dos pulsos para disparo automático e pela programação dos intervalos de tempo desejados para o acionamento automático do experimento. Este circuito é constituído de um relógio, um divisor de frequência programável e um estágio de saída atrasador.

4.1 - RELÓGIO

O esquema do circuito do relógio é mostrado na Figura 4. O circuito é formado, basicamente, do integrado LM555 (Texas Instrument Incorporated, 1981) ligado como multivibrador astável na frequência de 1Hz. O período de oscilação do multivibrador é dado pela Equação 2:

$$T = C2(2R1 + P1)\ln 2, \quad (2)$$

onde C2 é o capacitor ligado dos pinos 2 e 6 à terra, R1 é o resistor fixo conectado entre os pinos 6 e 7 e P1 é o potenciômetro ligado entre a fonte de alimentação e o pino 7. Com os valores especificados na Figura 4 o relógio é um gerador de ondas quadradas com período T = 1s (frequência 1Hz) quando P1 = 216k .

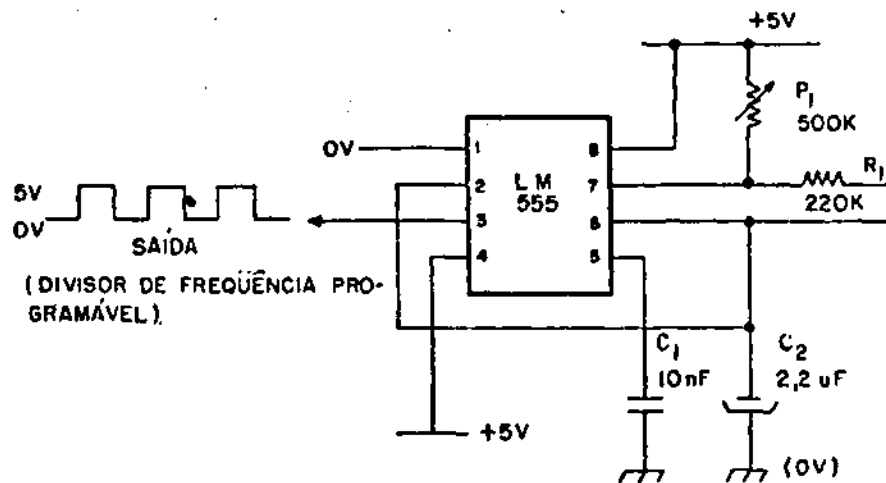


Fig. 4 - Circuito do relógio.

4.2 - DIVISOR DE FREQUÊNCIA PROGRAMÁVEL

O esquema do circuito encontra-se na Figura 5. Este circuito divide a frequência do sinal gerado pelo relógio por 1 ou por $60K$, onde $1 \leq K \leq 9$, gerando, desta maneira, sinais de onda quadrada com períodos de 1s ou de 1 a 9 minutos. Portanto, no modo de acionamento automático o intervalo mínimo entre dois pulsos de saída, num mesmo canal, é de $T = 1s$, normalmente utilizado para o acerto do nível de gatilho dos equipamentos de aquisição de dados, e o período máximo é de 9m, com variações discretas de 1m.

O circuito integrado 74147 é um codificador BCD que codifica a posição da chave de onda C10 utilizada para seleccionar o intervalo de tempo entre os pulsos, conforme a Tabela 2.

TABELA 2

TABELA VERDADE DO CODIFICADOR BCD-74147

Posição da chave de onda	Saída do codificador	Intervalo de tempo
1	1111	1s
2	1110	1m
3	1101	2m
4	1100	3m
5	1011	4m
6	1010	5m
7	1001	6m
8	1000	7m
9	0111	8m
10	0110	9m
11	1111	1s

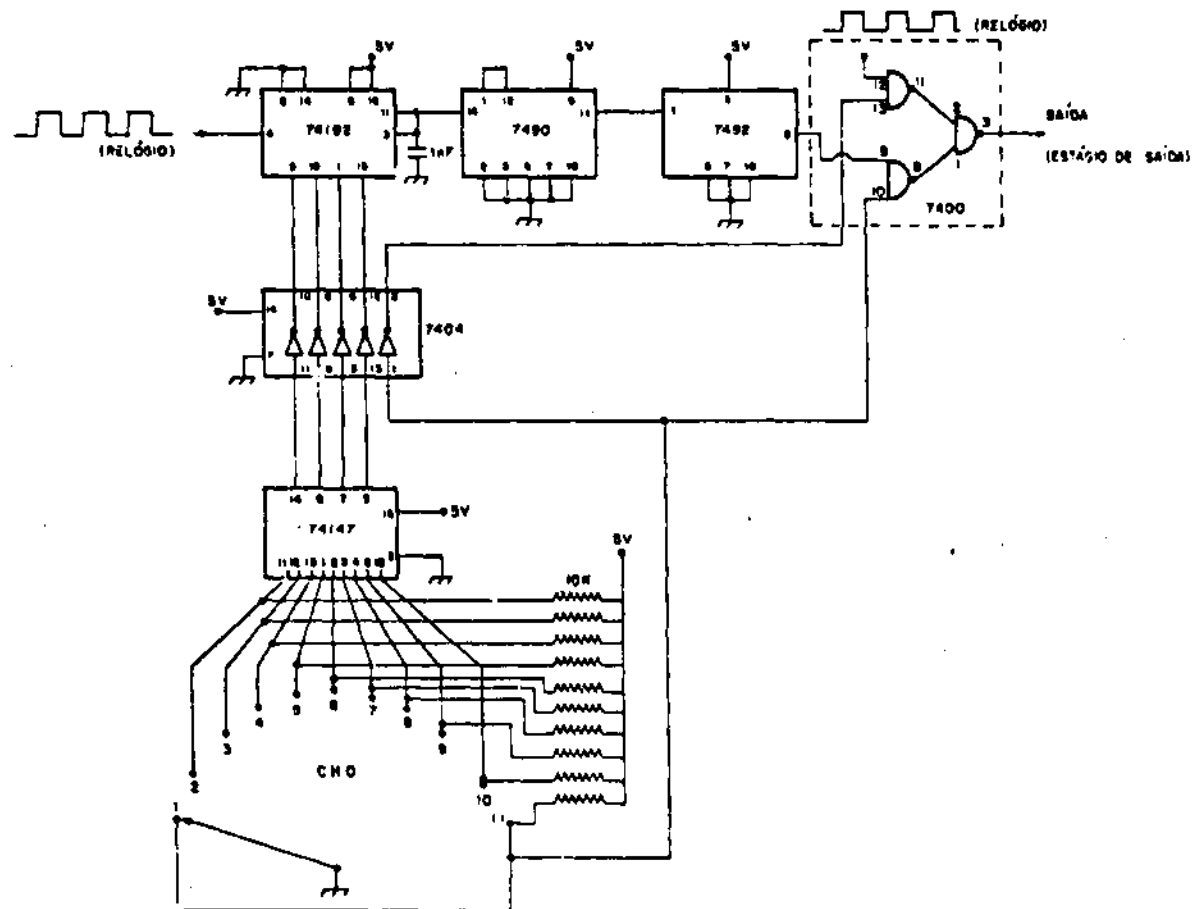


Fig. 5 - Circuito do divisor de frequência programável.

As saídas do codificador são invertidas pelo circuito integrado inversor 7404 e aplicadas na entrada de um contador BCD-74192. Este circuito integrado está ligado como contador decrescente, assim quando a contagem atinge 0 a saída do contador (pino 13) passa do nível lógico 1 para o nível lógico 0. Desta forma, gera-se um sinal de controle denominado $\overline{\text{BORROW}}$, que carrega novamente o contador com o valor selecionado na chave de onda CHO, pois o pino 11 (pino 11 = $\overline{\text{BORROW}}$ = $\overline{\text{LOAD}}$) está ligado à saída do contador. Portanto, têm-se na saída do contador pulsos (onda quadrada) com a frequência do relógio dividida por um número inteiro de 1 a 9.

O capacitor de 1nF foi acrescentado ao circuito para fazer com que o sinal de controle $\overline{\text{BORROW}}$ permaneça em nível baixo por um tempo maior, pois o tempo requerido pelo contador 74192 para carregar o valor inicial da contagem e levantar novamente o sinal de controle $\overline{\text{BORROW}}$ é de no mínimo 40ns.

Os circuitos integrados 7490 e 7492 são divisores de frequência por 10 e por 6, respectivamente. Portanto, obtém-se na saída do circuito integrado 7492 uma onda quadrada de período T' , dada pela Equação 3:

$$T' = 60KT, \quad (3)$$

onde T é o período do sinal gerado pelo relógio e K é o valor selecionado na chave de onda CHO de 11 posições.

Na saída do divisor de frequência há um circuito combinacional, construído com portas NAND de um circuito integrado 7400 que envia para o estágio de saída-atrasador os sinais gerados pelo relógio (1Hz), quando a chave CHO está nas posições 1 ou 11, ou os sinais com a frequência selecionada pela chave CHO nas posições de 2 a 10.

4.3 - ESTÁGIO DE SAÍDA-ATRASADOR

O estágio de saída-atrasador é um circuito seqüencial necessário para garantir um tempo mínimo de espera de pulsos, quando a chave seletora de modo de acionamento M/A é colocada na posição automática.

O circuito do estágio de saída-atrasador está esquematizado na Figura 6. Tem-se um pulso na saída quando a saída Q do flip-flop 74LS74 e a entrada do estágio estiverem ambas no nível lógico 1. Quando a chave seletora A/M (chave CH2 do circuito da Figura 3) é colocada na posição automática, o flip-flop fica com a entrada D no nível lógico 1, o qual passa para a saída Q quando na entrada de sincronismo "CLOCK" do circuito integrado ocorrer a transição do nível lógico 0 para o nível 1, o que corresponde à transição do nível 1 para o nível 0 na entrada do estágio devido ao transistor T1. Desta forma, é assegurado um tempo mínimo de $T'/2$ entre a mudança da chave seletora de manual para automática e o primeiro pulso de acionamento, onde T' é o tempo selecionado na chave de onda CHO de 11 posições.

Quando a chave seletora A/M é colocada na posição manual, o flip-flop é zerado, não havendo mais pulsos no modo automático.

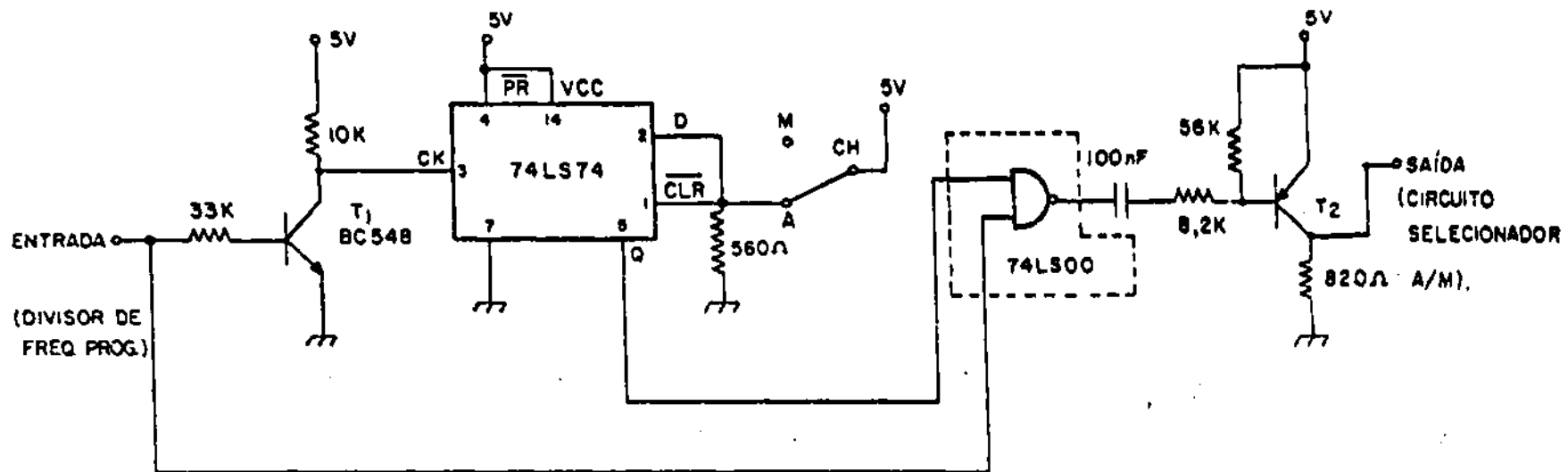


Fig. 6 - Circuito do estágio de saída-atrasador.

5 - GERADOR DE PULSOS DE SAÍDA

O circuito gerador de pulsos de saída é o último estágio do sistema para a obtenção dos pulsos nos quatro canais de saída. A Figura 7 mostra o esquema do circuito.

A saída do sistema de atrasos encontra-se normalmente em nível lógico alto; portanto, o capacitor C1 está normalmente carregado e a base do transistor T1 está com tensão aproximadamente nula. Quando na saída do sistema de atrasos (Figura 3) ocorrer a chegada do sinal proveniente do acionador, há a mudança do nível lógico de 1 para 0, descarregando o capacitor C1 através do diodo D1. Decorrido o intervalo de tempo selecionado pelo potenciômetro do atrasador 74121, o nível lógico é novamente invertido passando para o nível 1. Neste instante o capacitor C1 se carrega através do resistor R1 e da base do transistor T1, podendo ocorrer uma das seguintes situações:

- a) Há um sinal de inibição na entrada INIBE, de forma que o transistor T2 está saturado, não havendo pulso de tensão na porta de gatilho do tiristor TIC 126 capaz de fazê-lo conduzir.
- b) Não há um sinal de inibição, de forma que o transistor T2 está cortado, havendo um pulso de tensão na porta de gatilho do tiristor fazendo-o conduzir. Nestas condições é possível ter pulsos de 15V nos canais de saída, dependendo das posições das chaves de proteção CH2 e CH3.

Quando a chave CH3 estiver na posição indicada, conforme a Figura 7, o capacitor C2 se descarrega através dos resistores R7 e R8 e do transformador de pulsos, gerando um pulso de tensão de 15V na saída. Nesta situação, o transistor T3 permanece saturado e o led L2 aceso. Se a chave CH3 estiver na outra posição, o capacitor C2 se descarrega através dos resistores R7 e R9 e do diodo D4, não havendo pulso na saída. Neste caso, o transistor T3 está cortado e o led L2 apagado.

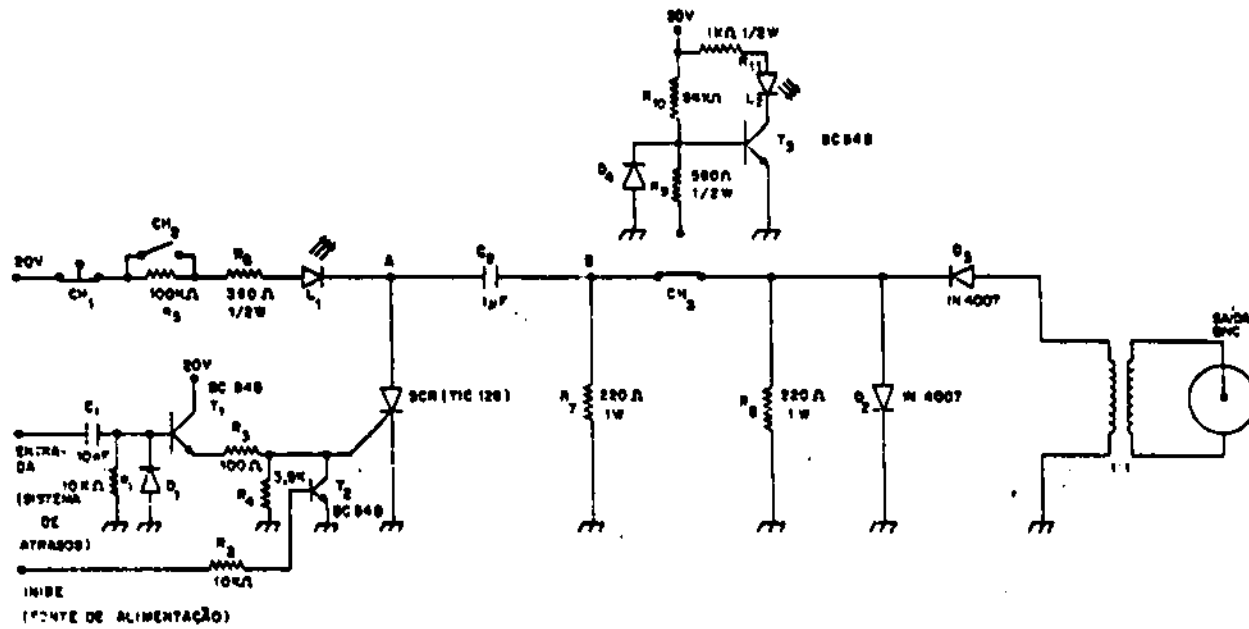


Fig. 7 - Circuito do gerador de pulsos de saída.

A chave CH2 é utilizada para operar o sistema em modo único, ou seja, quando se deseja evitar disparos acidentais após o primeiro pulso. Com a chave CH2 fechada, o tiristor permanece em condução, após o primeiro disparo, e o led L1 fica aceso, não permitindo o carregamento do capacitor C2 para um novo disparo. Para obter um novo pulso na saída é necessário rearmar o sistema através da chave de contato momentâneo CH1. Se a chave CH2 estiver aberta, o tiristor não se mantém em condução e o capacitor C2 se carrega através de CH1, dos resistores R5 e R6 e do led L1, preparando o sistema para um novo disparo. Neste caso o led L1 permanece apagado.

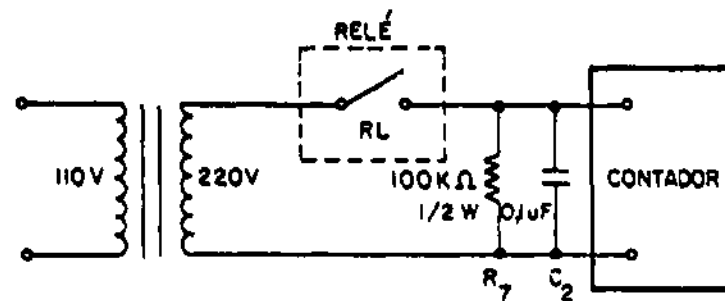
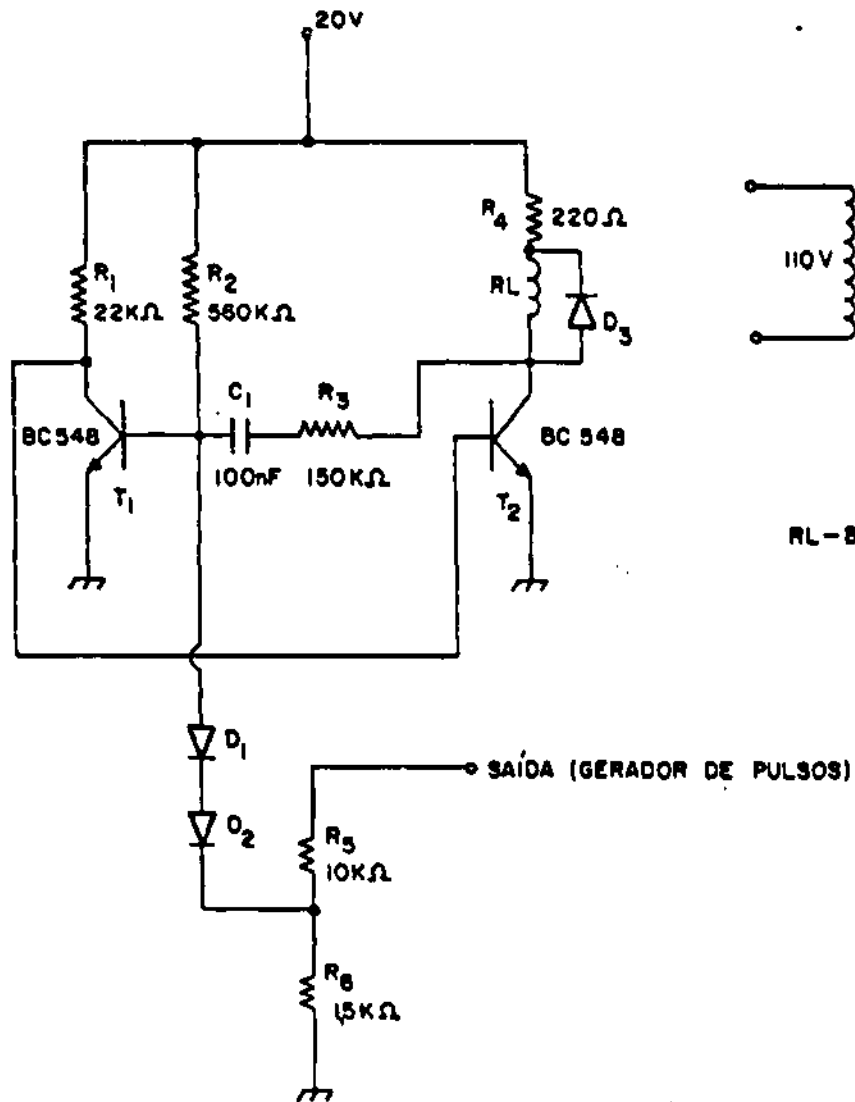
O sinal de controle INIBE é proveniente da fonte de alimentação e inibe disparos ocasionais quando se liga o sistema.

6 - CIRCUITO DE ACIONAMENTO DO CONTADOR

O circuito de acionamento do contador está esquemático na Figura 8. Este circuito é utilizado para ativar um contador eletromecânico que contabiliza os pulsos na saída de um dos canais. Para ativá-lo são necessários pulsos de 220V (AC).

A entrada do circuito de acionamento do contador é conectada à saída do circuito gerador de pulsos do canal 1. Quando há um disparo, a tensão na entrada do circuito passa de 0V a um potencial de -20V, cortando assim o transistor T1. Com o transistor T1 cortado, o transistor T2 satura, polarizando a bobina do relê. Esta situação se mantém até o ponto que o capacitor C1 se carrega através dos resistores R2 e R3, levando o transistor T1 à saturação e T2 ao corte. O tempo necessário para completar este ciclo é suficiente para o contador ser acionado.

O resistor R4 forma com a bobina do relê um divisor de tensão, para que esta seja polarizada com apenas 12V. O resistor R7 e o capacitor C2 evitam que a tensão nos terminais do contador atinja valores elevados durante a abertura do relê.



RL-BOBINA DO RELÉ

Fig. 8 - Circuito de acionamento do contador.

7 - FONTES DE ALIMENTAÇÃO

Este circuito destina-se ao suprimento de energia para todo o sistema. Constitui-se basicamente de uma fonte de 20V sem regulação e de uma fonte de 5V regulada pelo circuito integrado 7805, conforme esquema da Figura 9.

O circuito gera um sinal de controle de inibição, utilizado no circuito gerador de pulsos de saída (Figura 7) para evitar pulsos na saída dos canais quando o sistema é ligado. Ligando a fonte de tensão, o transistor T1 permanece cortado até o instante em que o capacitor C4 se carrega através de R3, fazendo com que o diodo zener Z1 entre em condução e provoque a saturação do transistor T1, colocando o sinal INIBE em nível baixo.

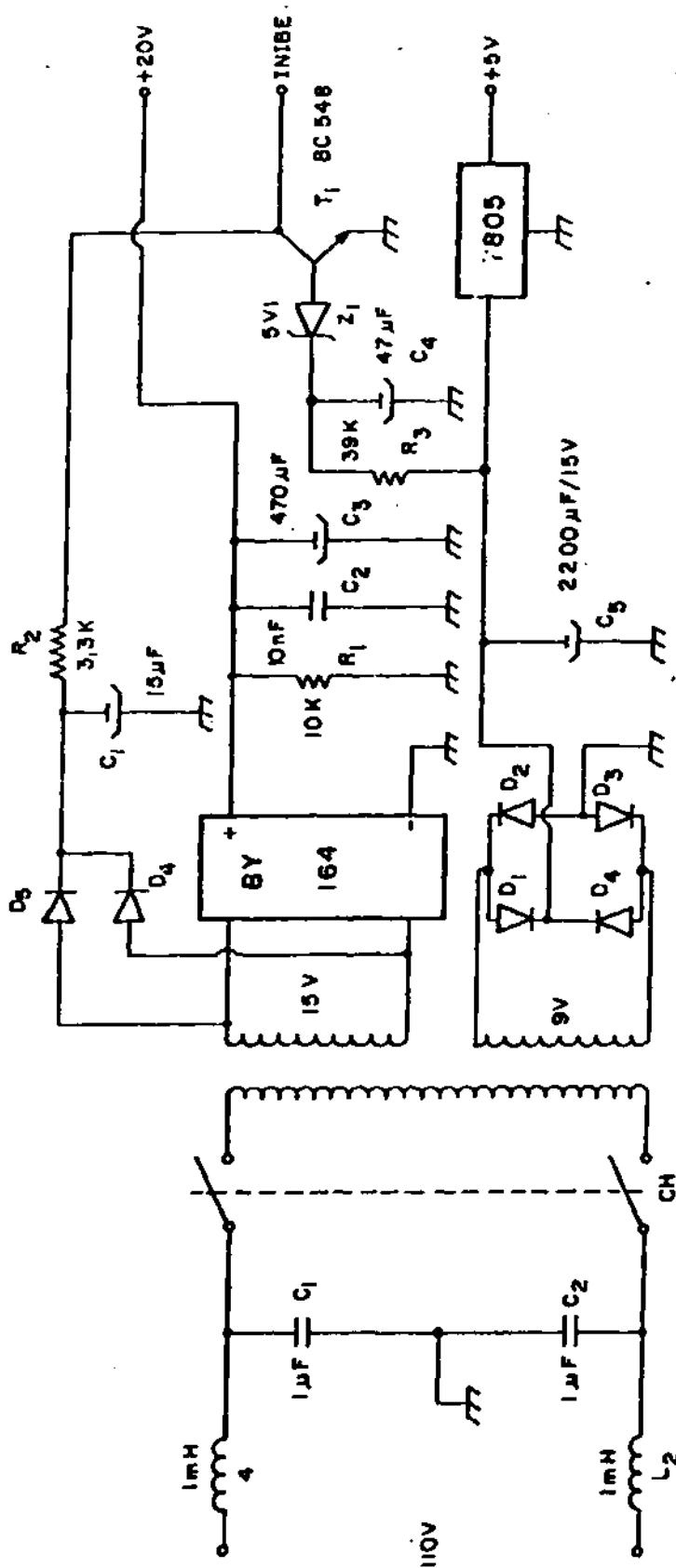


Fig. 9 - Fontes de alimentação.

8 - TESTES

A Figura 10 mostra o formato típico do pulso obtido em cada um dos quatro canais de saída, de onde se obtém o valor de 15V para a amplitude máxima e o valor de aproximadamente 50 μ s para a largura à meia altura. A existência de um sinal negativo no fim do pulso é devido à colocação dos diodos D2 e D3 no primário do transformador de pulso de saída. O diodo D2 atua no corte do capacitor do circuito quando a corrente no transformador é máxima e o diodo D3 atua como protetor do circuito contra transientes externos. O valor da tensão negativa é da ordem de 2V, que é a soma das quedas de tensão nos diodos quando estão conduzindo. Quanto maior for a amplitude do pulso de saída, menos perceptível será este efeito.

A Figura 11 mostra em detalhe a fase de subida do pulso de tensão para dois canais. Mede-se um tempo de subida da ordem de 0,7 μ s. O atraso entre os dois pulsos mostrado na figura é de 3 μ s; entretanto, o menor atraso para que não ocorram deslocamentos aleatórios é da ordem de 20 μ s. Este atraso é o valor mínimo do intervalo de tempo entre dois eventos que o sistema pode atuar com confiabilidade.

O circuito está sendo usado, com excelente desempenho, para disparar a centrífuga de plasma. O canal 1 gera o primeiro pulso que dispara um tiristor do circuito do banco de capacitores do campo magnético. O tempo para o campo magnético atingir o valor máximo é de 30ms. Neste instante o canal 4 gera um pulso para o acionamento do laser de potência que chaveia o banco de capacitores do arco de plasma. Os canais 2 e 3, com ajustes finos, são usados para acionar o osciloscópio de aquisição de dados.

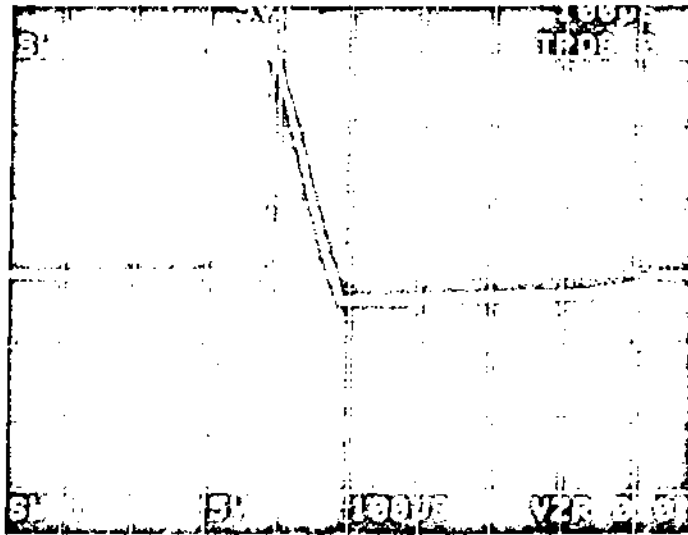


Fig. 10 - Formato do pulso de saída $V_p = 15V$, $\sigma = 50\mu s$.

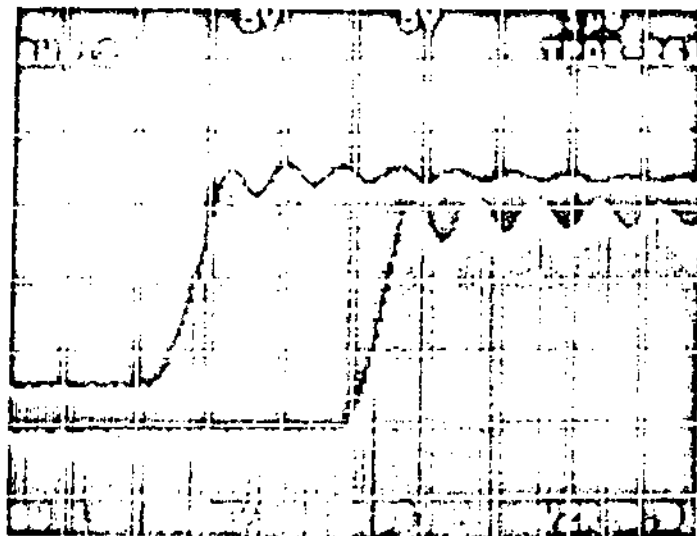


Fig. 11 - Detalhe da fase de subida dos pulsos $t_s = 0,7\mu s$.

REFERÊNCIAS BIBLIOGRÁFICAS

- DEL BOSCO, E.; LUDWIG, G.O. Centrífuga de plasma. *Revista Brasileira de Física*, Vol. Especial II: 493-503, fevereiro, 1982.
- DEL BOSCO, E.; DALLAQUA, R.S.; LUDWIG, G.O. Utilização de um analisador quadrupolar de massa para monitoramento de plasmas de elementos metálicos. *Revista Brasileira de Aplicações de Vácuo*, 5(1,2): 160-167, outubro, 1985.
- NATIONAL SEMICONDUCTOR. *Linear Data Book*, USA, 1980.
- SILVA, R.P. da. Sistema eletrônico do TBR. *Dissertação de mestrado*, Instituto de Física da Universidade de São Paulo, 1980.
- TEXAS INSTRUMENT INCORPORATED. *The TTL data book for design engineers*, 2.ed., USA, 1981.