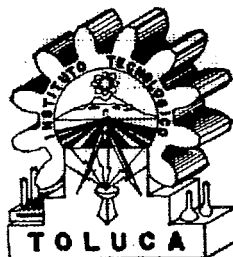


S.E.P.

S.E.I.T.

D.G.I.T.

INSTITUTO TECNOLÓGICO DE TOLUCA



DISEÑO DE EQUIPO

Sistema de Adquisición de Datos para el Espectrómetro de Resonancia Paramagnética Electrónica

Que, para obtener el título de :

INGENIERO ELECTRONICO

Presenta :

Rosendo Peña Eguiluz

Toluca, Edo. de México

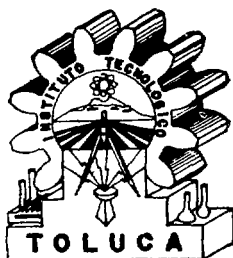
Agosto de 1992

S.E.P.

S.E.I.T.

D.G.I.T.

INSTITUTO TECNOLÓGICO DE TOLUCA



DISEÑO DE EQUIPO

Sistema de Adquisición de Datos para el Espectrómetro de Resonancia Paramagnética Electrónica

Que, para obtener el título de :

INGENIERO ELECTRONICO

P r e s e n t a :

Rosendo Peña Eguiluz

Toluca, Edo. de México

Agosto de 1992

SEP INSTITUTO TECNOLÓGICO de toluca

COORDINACIÓN DE TITULACIÓN.

C.T.276/92.

ASUNTO: Autorización de Impresión
de Trabajo Profesional.

Junio 25, 1992.

C. ROSENDO PEÑA EGUILUZ.
PASANTE DE INGENIERIA
ELECTRONICA.
P r e s e n t e.

De acuerdo con el Reglamento de los Institutos Tecnológicos dependientes de la Subsecretaría de Educación e Investigación Tecnológicas de la Secretaría de Educación Pública y habiendo cumplido con todas las indicaciones que la Comisión Revisora hizo con respecto a su Trabajo Profesional, cuyo título es:

" SISTEMA DE ADQUISICION DE DATOS PARA EL ESPECTROMETRO DE -
RESONANCIA PARAMAGNETICA ELECTRONICA ".

La Subdirección Académica concede AUTORIZACION para que proceda a la impresión del mismo.

Sin otro asunto por el momento, quedo de usted.

ATENTAMENTE

ING. JULIO DANIEL CRUZ RIVERA
SUBDIRECTOR ACADÉMICO.

C.c.p. Dirección
Expediente
Archivo

Apartado Postal 890
C. P. 50000
Toluca, Méx. JDCR/MAM/ism.

Teléfonos: (91-72) 16-03-24
Conmutador 16-02-45 y 16-03-44
FAX 11-01-52



SECRETARÍA DE
EDUCACIÓN PÚBLICA
INSTITUTO TECNOLÓGICO
DE TOLUCA
SUBDIRECCIÓN ACADÉMICA



Para mi familia:
Con todo el amor forjado,
en el seno de la misma.

A Andrea Con Amor.

"En mi larga vida he aprendido
una cosa: que toda nuestra ciencia
comparada con la realidad, es
primitiva e infantil y que, a pesar
de todo, es lo más valioso que
tenemos".

Albert Einstein.

PROLOGO

En este trabajo se presenta el reporte técnico del diseño de un Sistema de Adquisición de Datos, capaz de manejar la información producida por un Espectrómetro de Resonancia.

La decisión de diseñar y desarrollar físicamente este sistema, surgió para satisfacer la necesidad que existía en el Departamento de Física del Instituto Nacional de Investigaciones Nucleares (ININ) y básicamente para cubrir el requisito de titulación de Licenciatura en la especialidad de Ingeniería Electrónica, mediante la opción cuatro denominada "Diseño de equipo", establecido dentro del Reglamento de Titulación del Instituto Tecnológico de Toluca (ITT).

Durante el tiempo en el cual se diseñó el sistema, se contó con el apoyo y asesoría desinteresada y precisa tanto del equipo que conforma el Laboratorio de Física de Plasmas del ININ, en especial del C. Carlos Vázquez Maldonado en el soporte técnico, como de los siguientes catedráticos del Instituto Tecnológico de Toluca, M. en C. Régulo López Callejas, M. en C. Alain C. González e Ing. en S. C. Mariano Pozas Cárdenas. A todos ellos mi profundo y mas sincero agradecimiento, así como también a aquellos que de manera decisiva influyeron en mi criterio y madurez profesional, mencionando de manera especial a: M. en C. Joel O. Pacheco Sotelo,

M. en I. Jaime Alarcón Celis y al M. en Control Armando Segovia de los Ríos.

Agradezco fraternalmente en general al Instituto Educativo donde realicé mis estudios de Licenciatura, encontré amigos y compañeros entrañables, así como el ejemplo de los excepcionales profesores ya mencionados. También es justo extender un reconocimiento al ININ, donde realicé tanto mi Servicio Social como la tesis de Licenciatura como becario. Ambos Institutos formaron parte esencial de un período en mi formación profesional.

INDICE

INTRODUCCION	1
1.- EL ESPECTROMETRO DE RESONANCIA PARAMAGNETICA ELECTRONICA	1
1.1.- LA ESPECTROSCOPIA	4
1.2.- RESONANCIA PARAMAGNETICA ELECTRONICA	13
1.3.- DESCRIPCION GENERAL DE FUNCIONAMIENTO DEL ESPECTROMETRO	16
2.- DISEÑO DEL SISTEMA DE ADQUISICION DE DATOS	20
2.1.- INTRODUCCION	20
2.2.- HARDWARE	23
2.3.- SOFTWARE	44
3.- RESULTADOS	47
CONCLUSIONES	50
APENDICE A "TEOREMA DE MUESTREO UNIFORME EN EL DOMINIO DEL TIEMPO"	52
APENDICE B "ICL 7109"	57
APENDICE C "PROGRAMA DEL SISTEMA DE ADQUISICION DE DATOS"	72
APENDICE D "MANUAL DEL SISTEMA DE ADQUISICION DE DATOS DEL EPR"	90
REFERENCIAS	100
BIBLIOGRAFIA	102

INTRODUCCION.

En el Departamento de Física del Instituto Nacional de Investigaciones Nucleares (ININ), se cuenta con un Espectrómetro de Resonancia Paramagnética Electrónica (EPR), el cual se utiliza para determinar la magnitud de la radiación absorbida por una muestra, mediante el estudio y análisis de su espectro. La información de que se valen los usuarios para el estudio de espectros, es la proporcionada por una gráfica impresa en hojas cuadrículadas en intervalos de dos mm y con dimensiones de treinta por cuarenta cm, obtenida mediante un graficador X-Y que se adiciona al espectrómetro; también existe en el sistema un tubo de rayos catódicos el cual muestra la señal del espectro, pero éste no cuenta con un registro de las magnitudes de la señal que genera, para realizar su interpretación, por lo cual no es utilizado.

El principal problema que los investigadores tienen al interpretar los espectros gráficos, es lo arduo e impreciso que resulta el medir físicamente las magnitudes de las ordenadas de cada uno de los aproximadamente doscientos puntos repartidos equitativamente en la gráfica del espectro, capturarlos manualmente en una computadora personal y posteriormente procesarlos.

Con el fin de solucionar este problema, se realizó el diseño y construcción de una interfase en sus fases de Hardware y Software, adaptable a cualquier computadora personal IBM o compatible, que realiza los siguientes procesos:

- a.-Digitaliza la señal analógica del espectro de Resonancia Paramagnética Electrónica (RPE).
- b.-Captura automáticamente los datos digitales en un archivo.
- c.-Representa gráficamente los datos capturados en la pantalla.
- d.-Realiza la impresión de la gráfica resultante.

A partir de este planteamiento, se define en forma precisa el problema a resolver.

En el caso específico de este proyecto, el objetivo es el siguiente: a partir de una señal analógica que represente íntegramente al espectro de absorción resultante del proceso de la RPE, primero es necesario realizar un acoplamiento de impedancias y acondicionar la señal analógica a un intervalo de valores de voltaje adecuados, para ser convertida a una señal digital; posteriormente se almacena esta información en un banco de memoria temporal, hasta alcanzar su capacidad máxima de almacenamiento, que consta de 8192 datos de 16 bits o cuando finaliza el tiempo de

barrido del campo magnético. Después de esto, crear un archivo en la computadora, a partir de la lectura de los datos almacenados en la memoria temporal y finalmente realizar el tratamiento e interpretación de los datos obtenidos, éstos pueden ser en forma gráfica en la pantalla de la computadora con opción a imprimir la señal graficada o generar un archivo con un formato de tipo texto conteniendo valores enteros, para un procesamiento posterior mediante paquetes de software comerciales.

En el capítulo 1 se presenta información con respecto a los espectros, como es: su definición, sus diversos tipos y principios; así como los fundamentos básicos y utilidad de un Espectrómetro de Resonancia Paramagnética Electrónica.

En el capítulo 2 se presenta el diseño, construcción e implementación del "Sistema de Adquisición de Datos para el Espectrómetro de Resonancia Paramagnética Electrónica", abarcando las dos fases que constituyen la interfase, que son Hardware y Software.

En el capítulo 3 se dan los resultados obtenidos por medio del sistema desarrollado, cubriendo los puntos planteados en un principio por los usuarios.

1.- EL ESPECTROMETRO DE RESONANCIA PARAMAGNETICA ELECTRONICA.

1.1 LA ESPECTROSCOPIA.

La Espectroscopia es una extensa rama de las ciencias Físicas y Químicas, que se ocupa del estudio de los *espectros*. Este estudio es muy amplio y comprende desde los diversos métodos para la obtención de *espectros*, su medida y aplicaciones, hasta su interpretación teórica más profunda en relación con la estructura atómico-molecular de la materia.

La palabra *espectro* tiene varios significados ligeramente diferentes. El más importante en nuestro caso, se refiere a la interacción de la radiación electromagnética con la materia. En este sentido, un *espectro* puede definirse como una representación gráfica (o fotográfica) de la distribución de intensidad de la radiación electromagnética, emitida o absorbida por una muestra de sustancia, en función de la longitud de onda (o frecuencia) de dicha radiación. Es importante hacer mención que existen dos tipos de espectros: de "emisión" y de "absorción".

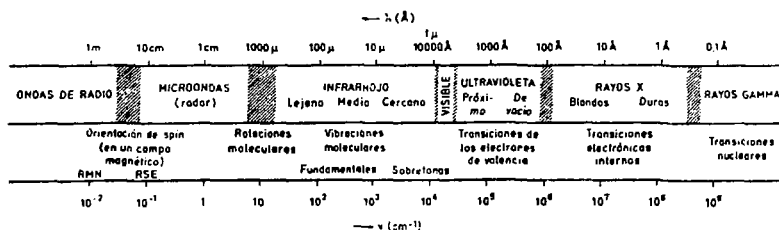
Los espectros de emisión se obtienen excitando adecuadamente una muestra de sustancia, para que emita una radiación electromagnética, cuya intensidad se registra en función de su

longitud de onda o de su frecuencia. Mientras que un espectro de absorción es obtenido al iluminar una muestra de sustancia con radiación continua, analizando la proporción de radiación absorbida por la muestra, en función de su longitud de onda o de su frecuencia.

La longitud de onda de la radiación electromagnética, utilizada en Espectroscopia, se extiende desde unos 10^{-9} hasta unos 10^3 cm. Esta zona tan amplia se divide en varias regiones espectrales, de acuerdo con las diferentes técnicas experimentales utilizadas para el registro de los espectros, así como al distinto origen estructural de los mismos, esta zona es representada gráficamente en la figura 1.1.

Figura 1.1

Zona de radiación electromagnética utilizada en Espectroscopia.



Para la interpretación teórica de los espectros en relación con la estructura de la materia, es mucho más conveniente utilizar la frecuencia ν' , de la radiación electromagnética, en lugar de su longitud de onda λ . Ambas magnitudes, están ligadas entre sí por la relación:

$$\lambda \nu' = c \quad (1)$$

siendo c la velocidad de la radiación electromagnética, esto es, la velocidad de la luz, que en el vacío es una constante (2.997930×10^{10} cm/seg) que no depende de la longitud de onda o de la frecuencia de la radiación. En medios transparentes distintos del vacío, la velocidad de la radiación electromagnética c' , es menor que c y además depende de la longitud de onda o de la frecuencia. Ambas velocidades están relacionadas por el índice de refracción n , de la forma:

$$nc' = c \quad (2)$$

que es siempre mayor que la unidad y varía con la longitud de onda o la frecuencia de la radiación electromagnética. Esta variación de n y por lo tanto, de la velocidad de la radiación con la longitud de onda o la frecuencia, es lo que se llama "dispersión del medio".

Por el contrario, la frecuencia de la radiación electromagnética, no es afectada en absoluto por el medio de propagación, por lo que al variar la velocidad tiene que variar en el mismo sentido la longitud de onda λ' , para que se siga cumpliendo la ecuación 1, de esta forma se tiene que:

$$v' = c/\lambda = c'/\lambda' \quad (3)$$

Cuando se mide la longitud de onda de la radiación en el aire, para calcular la frecuencia es necesario realizar una pequeña corrección al vacío, dependiente del índice de refracción en el aire. No obstante, en la actualidad, la mayoría de la veces, se calibran los espectrómetros mediante uno o varios espectros patrón cuyas longitudes de onda se han corregido de antemano al vacío.

En la actualidad, se sabe que la energía esta cuantizada, postulándose que: los sistemas microscópicos, átomos o moléculas, sólo pueden existir en ciertos estados, caracterizados por valores discretos de su energía, llamados "niveles de energía". Las transiciones entre dos estados de distinta energía, es decir, entre dos niveles de energía E_1 y E_2 , dan lugar a la emisión o absorción de radiación, cuya frecuencia esta dada por la expresión:

$$\nu = (E_2 - E_1) / h \quad (4)$$

donde: h es la constante de Planck y además $E_2 > E_1$; a la ecuación anterior se le conoce como "Condición de Frecuencia de Bohr" y también a veces como "Ecuación de Planck-Bohr". Esta ecuación puede considerarse como la "Ley fundamental de la Espectroscopia", su finalidad es obtener los posibles niveles de energía o estados característicos de un sistema atómico o molecular a partir de las frecuencias (e intensidades de absorción o emisión) medidas en el espectro. Los niveles de energía o estados de un sistema, están a su vez íntimamente relacionados con su estructura interna y su conocimiento es el objetivo final de la Espectroscopia.

La ecuación fundamental de la Espectroscopia, se puede expresar también en términos de la longitud de onda λ , quedando:

$$E_2 - E_1 = h\nu = h\nu' = hc(1/\lambda) \quad (5)$$

donde se observa claramente que la frecuencia o el número de ondas ν , de una línea del espectro es directamente proporcional a la separación de los dos niveles de energía entre los cuales tiene lugar la transición.

De acuerdo con la ecuación 5, la frecuencia de la radiación

emitida o absorbida por un sistema depende únicamente de la separación entre los niveles de energía. Ahora bien, un sistema molecular puede tener diferentes tipos de energía, por ejemplo: energía de rotación, asociada al movimiento de giro o rotación de las moléculas; energía de vibración, debida a las oscilaciones periódicas o vibraciones de los átomos alrededor de sus posiciones de equilibrio; energía electrónica, que depende de las posiciones medias de los electrones respecto a los núcleos; energía nuclear, asociada con la disposición de las partículas componentes de los núcleos atómicos; energía de orientación de los "spines" electrónicos y nucleares respecto a un campo magnético, etc.

Afortunadamente, los distintos tipos de energía de los sistemas atómicos o moleculares son de un orden de magnitud bastante diferente, por lo que las transiciones entre los correspondientes niveles de energía dan lugar a emisión o absorción de radiación en zonas distintas de frecuencia, como se observa en la figura 1.1. Por esto, se pueden distinguir distintos tipos de espectros, según los niveles de energía que intervienen y las técnicas experimentales utilizadas para su observación.

Los niveles de energía de los núcleos atómicos son los de mayor energía, por lo que las transiciones entre ellos dan lugar a

espectros en la región de frecuencias más elevada o de menor longitud de onda. Son los espectros de rayos γ (gamma), que proporcionan información sobre la estructura nuclear y son prácticamente independientes del entorno de los núcleos atómicos.

Los niveles energéticos asociados con los electrones internos de los átomos dan lugar a los espectros de rayos X, en la región de longitudes de onda de 0.5 a 100 Å. Estos espectros son característicos de cada átomo y prácticamente no dependen de los enlaces químicos, esto es, de la molécula en que se encuentran los átomos.

Los niveles energéticos de los electrones externos o de valencia de los átomos, iones atómicos, moléculas o iones moleculares, dan lugar a espectros en la región visible y ultravioleta (de 100 a 8000 Å), llamados también espectros electrónicos. Los espectros de átomos aislados o iones atómicos son de aspecto muy distinto a los espectros moleculares. Los espectros atómicos consisten de líneas de emisión o absorción, muy estrechas a determinadas frecuencias, por lo que se llaman espectros de líneas, éstos se ilustran en la figura 1.2; mientras que los espectros moleculares, debido a la influencia de los niveles de vibración y de rotación, presentan zonas de emisión o absorción a ciertos intervalos de frecuencia, más o menos anchos,

por lo que reciben el nombre de espectros de bandas, mostrados en la figura 1.3.

Figura 1.2 - Espectros de líneas

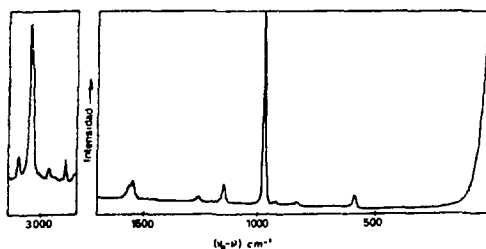
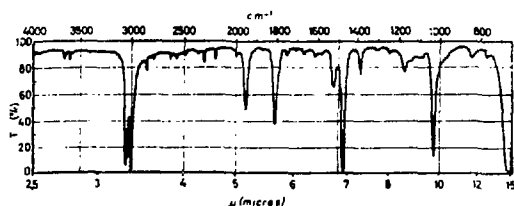


Figura 1.3 - Espectro de bandas.



La energía de vibración de los átomos de una molécula es bastante menor que la energía electrónica, por lo que las transiciones entre los niveles moleculares de vibración dan lugar a los llamados espectros infrarrojos, por aparecer en la región infrarroja (de 1 a 100 μm). Debido a la influencia de los niveles de rotación, estos espectros son también espectros de bandas.

Las transiciones entre los niveles de rotación de las moléculas de energía bastante menor que los de vibración, originan espectros de líneas mas o menos anchas en la región de microondas (de 1000 μm a 10 cm) o en el infrarrojo lejano, en el caso de moléculas muy ligeras.

Por último, en la región de ondas de radio y de microondas, pueden aparecer espectros, originados por transiciones entre los niveles de muy baja energía, debidos a las orientaciones de los momentos magnéticos de "spin" nuclear y electrónico respectivamente, en presencia de un intenso campo magnético exterior. Estos espectros reciben el nombre de espectros de resonancia magnética nuclear RMN y espectros de resonancia magnética electrónica llamados también de resonancia paramagnética electrónica RPE.

El instrumento utilizado, para producir o estudiar un espectro, en cualquier región espectral, se puede denominar espectroscopio, aunque esta palabra se utiliza generalmente en sentido más restringido para designar a aquellos instrumentos que permiten la visión directa del espectro. Si el aparato registra el espectro sobre una placa fotográfica (espectrograma), se suele denominar espectrógrafo. En el caso de que proporcione directamente una lectura de la longitud de onda o la frecuencia de

la radiación, el aparato se llama espectrómetro [1].

1.2 RESONANCIA PARAMAGNETICA ELECTRONICA.

De lo anteriormente descrito se tiene que el Espectrómetro de Resonancia Paramagnética Electrónica EPR, es un aparato que proporciona directamente la lectura de la frecuencia de radiación absorbida por una muestra, cuyo espectro es originado por la transición entre dos niveles de muy baja energía, debidos a la orientación de los momentos magnéticos del "spin" electrónico, en presencia de un intenso campo magnético externo y que aparecen en la región de microondas.

La interrogante que falta aún por responder es, ¿en qué consiste la Resonancia Paramagnética Electrónica?. Con objeto de poder contestar debidamente esta pregunta, es necesario describir el principio básico de la Resonancia Paramagnética Electrónica RPE, para lo cual se define el concepto de sustancia paramagnética.

A nivel microscópico se puede decir que las sustancias paramagnéticas están formadas por átomos o iones, los cuales poseen momentos magnéticos permanentes. Estos momentos magnéticos permanentes en ausencia de un campo magnético externo están

orientados al azar, de manera que no presentan un momento magnético resultante, pero al ser aplicado se produce una redistribución de las diversas orientaciones, de tal forma, que la sustancia adquiere un momento magnético neto. Tales dipolos magnéticos permanentes ocurren tanto en un átomo como en un núcleo, cuando éstos poseen un momento angular resultante distinto de cero [2].

Ahora bien, cuando ocurre una transición del electrón entre dos niveles magnéticos, como resultado de la división del estado base de un sistema con un electrón desapareado, dentro de un campo magnético uniforme, está acompañada por la emisión o absorción de energía, dependiendo de la dirección de la transición. Para que un electrón pase de un nivel inferior a un nivel de mayor energía, éste debe ser excitado con una energía, definida por la siguiente ecuación:

$$h \nu = g \beta H \quad (6)$$

donde g = al factor Landé, para un electrón libre tiene un valor de 2.0023,

β = al Magnetón de Bohr, que determina el momento orbital magnético de un electrón y es 9.27×10^{-21} erg/gauss,

H = el campo magnético externo en gauss,

esta energía de absorción se dice que es resonante, debido a que la frecuencia del cuanto de energía requerido para dicha transición, debe ser muy precisa. Este efecto, de absorción de ondas electromagnéticas por sustancias paramagnéticas dentro de un campo magnético constante fué descubierto por E. K. Zavoiskii y recibió el nombre de RPE [3]. A la ecuación 6 se le conoce como ecuación básica de RPE [2].

El sistema del EPR, con que se cuenta en el Departamento de Física del ININ, es usado en línea para el análisis de sustancias paramagnéticas así como también es utilizado para estudiar: las características de las bandas de conducción, electrones atrapados en metales y semiconductores, estructuras moleculares y funciones de onda de electrones inapareados.

El sistema del EPR consiste: de una consola del operador, un circuito de microondas, una mesa de soporte y un magneto con su respectiva fuente de potencia. El sistema está diseñado en su totalidad por dispositivos de estado sólido excepto el tubo de reflexión "Klystron" localizado en el circuito de microondas y el tubo de rayos catódicos del osciloscopio [4].

1.3 DESCRIPCION GENERAL DE FUNCIONAMIENTO DEL ESPECTROMETRO.

El diagrama a bloques de la figura 1.4, proporciona la relación funcional de los principales componentes del EPR.

Los diversos componentes y sus funciones se describen a continuación:

1.- El Electroimán proporciona un campo magnético homogéneo (H_0) el cual puede ser variado desde cero hasta un poco menos de 5000 gauss.

2.- La Fuente de Potencia del magneto, provee una corriente estable controlada para energizar las bobinas del electromagneto.

3.- La Unidad de Barrido proporciona un voltaje de control a la entrada de la fuente de potencia del magneto. Este voltaje de control puede ser variado linealmente con respecto al tiempo, resultando de esta forma un barrido lineal del campo magnético (H_0).

4.- El Generador de Barrido de 100 KHz suministra una pequeña modulación al campo magnético estático (H_0) en el lugar de la muestra dentro de la cavidad de resonancia. Este también

proporciona un voltaje de referencia de fase a la señal del detector de fase. El generador de barrido de audio proporciona una modulación adicional al campo magnético en la cavidad, así como también un barrido al eje X del osciloscopio.

5.- El oscilador Klystron genera una energía de radiofrecuencia, usada para irradiar la muestra, a través de un atenuador variable (no incluido en el diagrama), utilizado entre el Klystron y el acoplador en "T" híbrido, para controlar la cantidad de potencia de radiofrecuencia aplicada a la muestra.

6.- El acoplador en "T" híbrido es un dispositivo que no permite que la potencia de microonda pase en línea recta desde una terminal a la otra. En este dispositivo, la potencia emitida desde el terminal 1 es igualmente dividida entre los terminales 2 y 3. Si toda la potencia es absorbida y nada se refleja, entonces no entra la potencia al terminal 4, de tal forma que el Detector de Cristal no recibe energía. El acoplador en "T" híbrido puede ser considerado en forma similar a un puente balanceado, siempre que ocurra cualquier cambio en la impedancia de los terminales 2 ó 3 ocurrirá un desbalanceamiento, provocando con ésto que la energía alcance al Detector de Cristal.

7.- La Cavidad Resonante de la muestra actúa como un

circuito sintonizado, el cual tiene una gran Q (donde Q es definido como energía almacenada/energía perdida). Cuando se obtiene la resonancia de la muestra, la impedancia de la cavidad varía y la señal es reflejada hacia el Detector de Cristal, dentro del acoplador en "T" híbrido.

8.- El Detector de Cristal demodula la energía de microonda. La señal resultante de 100 KHz contiene la información de la RPE. La frecuencia de este voltaje corresponde a la del voltaje de barrido usado por el modulador del campo magnético y provee una referencia de fase para la señal del detector de fase.

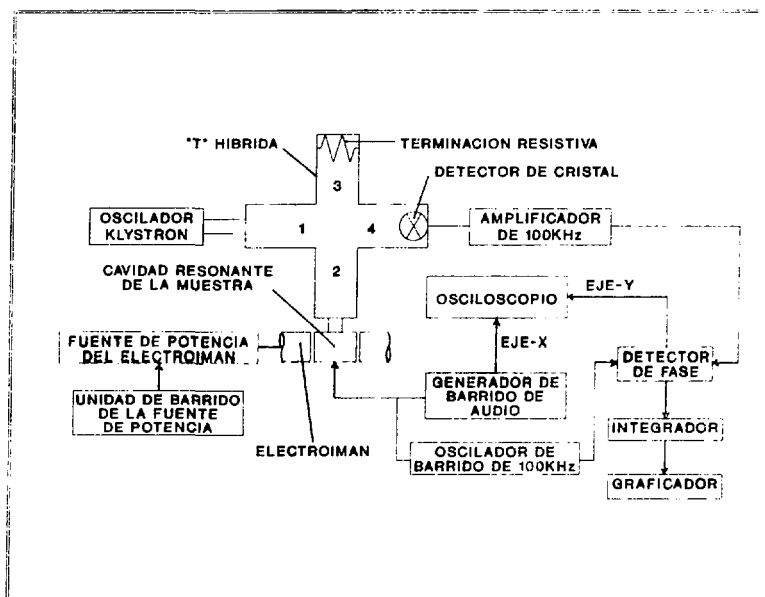
9.- El amplificador simplemente amplifica la información de la señal, proveniente del Detector de Cristal.

10.- El Osciloscopio es usado para una rápida visualización de las señales de la RPE.

11.- El Detector de Fase de la señal aunado con un integrador y un graficador proporcionan una manera para desplegar la representación de la primera armónica de la señal de RPE. Los circuitos limitadores de ancho de banda en la entrada del amplificador proporcionan una razón grande de señal-ruido, para obtener en el gráficator la misma señal que es observada en el

osciloscopio [5].

Figura 1.4 - Diagrama a bloques del sistema del EPR.



2.- DISEÑO DEL SISTEMA DE ADQUISICION DE DATOS.

2.1 INTRODUCCION.

La información procesada por el Espectrómetro de Resonancia Paramagnética Electrónica (EPR) , es presentada al investigador en forma gráfica en una pantalla de osciloscopio así como también en un graficador X-Y; en éste las abcisas representan la señal de resonancia, la cual es desplegada en función del tiempo y es registrada en una hoja milimétrica, denominada "Carta A del EPR".

El tiempo de graficación puede ser seleccionado de entre doce intervalos de duración dependiendo del barrido del campo magnético, comprendido desde 0.5 min hasta 16 hrs; cada barrido está relacionado con una frecuencia adecuada para controlar el movimiento del eje X del graficador, que representa la magnitud del campo magnético. El movimiento del eje Y del graficador es generado mediante la variación producida por la señal de resonancia, la cual es aplicada al amplificador del graficador, su salida excita un servomotor, éste al girar mueve el vástago de un potenciómetro con la finalidad de corregir la desviación originada por la variación de entrada, manteniendo balanceado al circuito de control del eje de las abscisas.

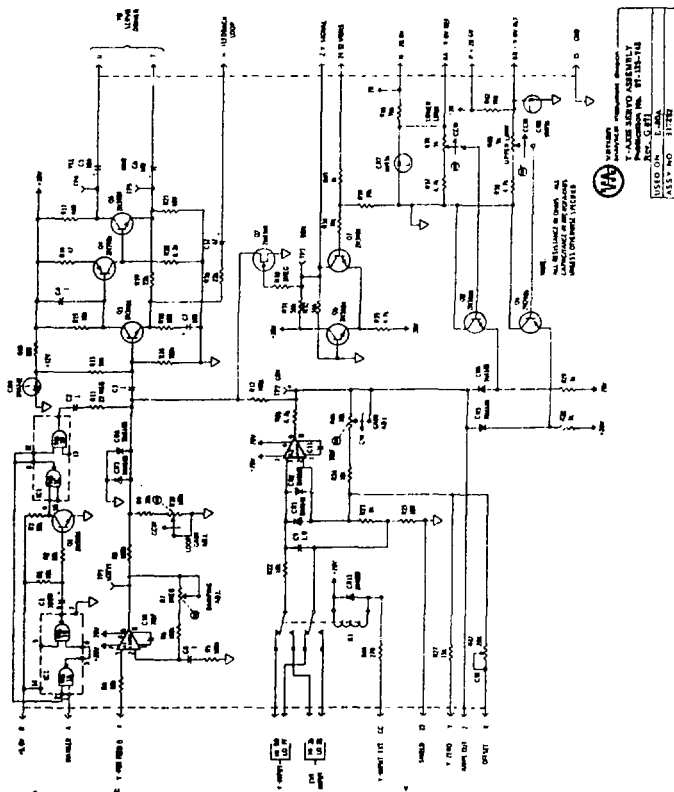


Figura 2.1
Circuito de Control del Eje Y.

El Manual Técnico de Diagramas Eléctricos del Sistema del EPR modelo "E-15", presenta el diagrama ilustrado en la figura 2.1 [6], donde el punto de prueba "TP3" indica la función de salida "Y Signal", que es la señal de resonancia paramagnética electrónica. Al realizar la medición eléctrica de ésta, se observó que la variación de los niveles de voltaje de salida corresponden en forma proporcional a las magnitudes graficadas del espectro, además se obtuvo una variación de voltaje comprendido en un intervalo de valores de +7 V a -8 V, correspondientes a las magnitudes máximas de tensión que representan los puntos de saturación del graficador, mientras que su frecuencia máxima fué menor a 15 Hz.

Es importante conocer la frecuencia máxima de operación ya que por medio de este dato se puede realizar la selección adecuada del convertidor analógico digital a utilizar. En este punto se debe tener en cuenta el "Teorema de Nyquist" también denominado "El Teorema de Muestreo Uniforme en el Dominio del Tiempo" {apéndice A}. Al sustituir en la ecuación A-14 (del apéndice A) los valores de $R = 10 \text{ K}\Omega$ y $C = 1 \text{ }\mu\text{F}$, que pertenecen al filtro de entrada del graficador, se tiene que:

$$V_o(t) = 100 V_i(t) e^{-100t} \quad (7)$$

esta expresión presenta en respuesta al tiempo un decaimiento de

tipo exponencial, con una frecuencia de corte definida por:

$$\omega = \frac{1}{RC} = 2\pi f \quad (8)$$

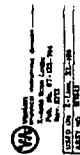
donde ω es la frecuencia angular de corte en rad/seg, f es la frecuencia de corte en hertz, R en ohms y C en farads [7]. Para obtener la frecuencia de corte, se despeja f de la ecuación 8 y se sustituyen los valores dados:

$$f = \frac{1}{2\pi RC} = \frac{1}{2\pi(10^{-4})(10^{-6})} = 15.91 \text{ Hz} \quad (9)$$

Considerando un filtro ideal, f representa la frecuencia de "codo" en donde la respuesta de la salida debería de ser nula, aunque en realidad sólo se encuentra atenuada por un factor de 0.7071, para fines prácticos se consideró que f representa la frecuencia máxima de la señal de entrada, de tal forma que al realizar un muestreo a una frecuencia de al menos 32 Hz, se cumple el Teorema de Nyquist.

2.2 HARDWARE.

Haciendo referencia al Manual Técnico de Diagramas Eléctricos del EPR, en el diagrama ilustrado en la figura 2.2 [6], se observa la señal "Right-Limit", la cual presenta niveles de voltaje



Circuito de Control Digital del Eje X.

compatibles con dispositivos de lógica transistor-transistor (TTL), manteniendo normalmente un nivel lógico "alto" (+5 V), excepto cuando el espectro ha sido graficado en su totalidad, generando un pulso lógico "bajo" (0 V) con una duración de 400 mseg; gracias a esta característica "Right-Limit" es utilizada para detener el proceso de digitalización y almacenamiento de la información.

En la figura 2.2, se observan también dos señales importantes del sistema que presentan niveles de voltaje compatibles con dispositivos TTL, una es "Normal Right", la cual presenta un nivel lógico "alto" cuando inicia el proceso de espectrometría, de tal forma que se utiliza para iniciar el proceso de digitalización y almacenamiento de datos (inicio de conversión). La segunda señal que se puede observar es la definida como "Stop", la cual es activada desde la consola del operador en cualquier instante de tiempo para detener el proceso del Espectrómetro; por lo cual es posible utilizarla para detener al mismo tiempo, tanto el proceso del EPR como el de la interfase.

El primer punto a tratar en el presente trabajo, es seleccionar un convertidor analógico digital (CAD) que cumpla con los requisitos de la frecuencia mínima de muestreo deducida anteriormente, además, es necesario contar con una buena resolución de la señal a digitalizar.

La ecuación que determina la resolución es:

$$\text{Resolución} = \frac{\text{Voltaje de entrada máximo}}{2^{\frac{n}{2}}} \quad (10)$$

donde n , representa el número de bits o datos del convertidor.

Al utilizar un convertidor de ocho bits, siete bits representan los datos y el octavo bit se utiliza para representar el signo, tomando en cuenta que la señal de entrada está en un intervalo de valores de ± 10 V, al sustituir estos datos en la ecuación 10, se obtiene:

$$\text{Resolución} = \frac{10\text{V}}{2^{\frac{7}{2}}} = 78.12 \text{ mV} \quad (11)$$

este valor de resolución el usuario lo considera impráctico para sus fines. Por lo que para obtener una mayor definición de la información a digitalizar, se optó por utilizar un convertidor de doce bits más signo, obteniéndose:

$$\text{Resolución} = \frac{10\text{V}}{2^{\frac{12}{2}}} = 2.44 \text{ mV} \quad (12)$$

donde se puede observar que este valor es mucho menor en comparación con el proporcionado por un convertidor de ocho bits.

A partir de la consideración anterior se eligió el CAD ICL 7109 {apéndice B}, este circuito integrado es un dispositivo de doce bits de datos más signo, que realiza conversiones continuas a una razón de 8192 ciclos de reloj.

Por medio de la terminal "Oscillador Select" se elige el tipo de reloj mediante el cual opera el CAD; al colocar la terminal de selección a +5 V, la frecuencia de reloj es generada por medio de un oscilador RC, que está determinada por:

$$f \approx \frac{0.45}{RC} , \quad (13)$$

el número de conversiones por segundo (k), que realiza el CAD ICL 7109 está determinado por la expresión:

$$k = \frac{f}{8192} , \quad (14)$$

al sustituir la ecuación 13 en la 14, el número de conversiones por segundo está en función de los valores de R y C, como se muestra a continuación:

$$k \approx \frac{0.45}{RC \cdot 8192} \quad (15)$$

para cumplir en forma adecuada con el "Teorema de Nyquist", k debe ser mayor o igual a 32 conversiones por segundo, partiendo de la

ecuación 15 y proponiendo un valor de $R = 100 \text{ K}\Omega$, el valor de C se encuentra determinado por:

$$C \leq \frac{0.45}{32(100\text{K})(8192)} 17.16 \text{ pF} \quad (16)$$

de tal forma, que el valor comercial del capacitor utilizado debe ser menor o igual a 17 pF, para obtener al menos 32 conversiones por segundo; el valor del capacitor utilizado es $C = 16 \text{ pF}$, al sustituir este valor y el de $R \approx 100 \text{ K}\Omega$ en la ecuación 13, se obtiene una frecuencia de reloj interna de 281 250 Hz, a su vez al resolver la ecuación 14, el número de conversiones o muestras por segundo (k) es aproximadamente de 34.

El CAD ICL 7109 utiliza un capacitor de $0.1 \text{ }\mu\text{F}$ entre sus entradas analógicas, funcionando como un filtro y una resistencia de $1 \text{ M}\Omega$ en serie con la entrada positiva para evitar cargar al circuito que proporciona la señal de entrada; además es necesario un capacitor de referencia polarizado, que el fabricante recomienda sea de $1 \text{ }\mu\text{F}$ [8].

El CAD requiere un capacitor en la etapa de integración C_{INT} , que se determina por la siguiente ecuación [8]:

$$C_{INT} = \frac{2048 (\text{PERIODO DE RELOJ}) (20 \times 10^{-6})}{\text{Variación máxima de voltaje del integrador}}$$

sustituyendo los valores se obtiene:

$$C_{INT} = \frac{20 \times 10^{-6} (2048) 4 \times 10^{-6}}{4} = 40.96 \text{ nF} \quad (18)$$

el valor comercial utilizado es $C_{INT} = 39 \text{ nF}$. También fué necesario adicionar una resistencia en esta misma etapa, que para el voltaje a plena escala está determinada por [8]:

$$R_{INT} = \frac{\text{VOLTAJE A PLENA ESCALA}}{20 \text{ } \mu\text{A}} \quad (19)$$

resolviendo la ecuación 19, se obtiene:

$$R_{INT} = \frac{5}{20 \times 10^{-6}} = 250 \text{ K}\Omega \quad (20)$$

el valor comercial empleado de R_{INT} es de $270 \text{ K}\Omega$. Por otra parte se debe utilizar un capacitor en la fase de "Auto-Zero" C_{AZ} para compensar el voltaje de desviación interno; el valor de C_{AZ} propuesto por el fabricante debe ser igual a la mitad de C_{INT} [8], de esta forma:

$$C_{AZ} = C_{INT}/2 = 39 \text{ nF} = 19.5 \text{ nF} \approx 20 \text{ nF}. \quad (21)$$

Dentro del diseño de la interfase el primer paso a realizar es un acoplamiento de impedancias entre el EPR y la interfase, con la finalidad de no alterar el funcionamiento del circuito que

proporciona la señal de resonancia, mediante un amplificador operacional configurado como seguidor de voltaje.

Posteriormente se diseñó un divisor de tensión en base a un arreglo resistivo, lo anterior debido a que la magnitud de la señal de voltaje a la salida del EPR es mayor al que puede operar el CAD. El divisor de voltaje se colocó a la salida del amplificador operacional, de tal forma que para cuando exista una diferencia de potencial de ± 8 V a la entrada, el voltaje proporcionado al convertidor sea de ± 5 V.

Tomando en cuenta que el CAD realiza aproximadamente 34 conversiones por segundo, se establece un compromiso al momento de almacenar temporalmente los datos adquiridos con respecto al tiempo de barrido generado por el EPR, ya que en el caso de mayor tiempo de duración (16 min), es necesario contar con un banco de memoria temporal en la interfase de al menos 32 KBytes. Esto se puede observar gráficamente en la tabla 1.

Como el proceso para obtener gráficamente un espectro está determinado por el tiempo de barrido del campo magnético, cuando este tiempo se incrementa la variación de la señal de resonancia disminuye, debido a que su frecuencia está en función inversa al tiempo de barrido, esto se comprobó prácticamente con la finalidad de poder variar la frecuencia de almacenamiento de los datos y

poder solucionar el compromiso entre la frecuencia de conversión y la capacidad de almacenamiento del banco de memoria temporal.

Tabla 1

Datos almacenados a una frecuencia fija de 34 Hz.

Tiempo de Barrido. (en minutos)	Datos Obtenidos (en bytes)
0.5	1020
1	2040
2	4080
4	8160
8	16320
16	32640

En este caso se utilizó un circuito integrado de intervalos de tiempo programables (PIT) 8253 [9]; con la finalidad de poder controlar la frecuencia de almacenamiento de los datos digitalizados, de tal forma que en un tiempo de duración de barrido de 4 minutos, la frecuencia de almacenamiento sea de 17 Hz, mientras que en un tiempo de barrido de 16 minutos la frecuencia de almacenamiento sea de 8.5 Hz; ésto se logra enviando una palabra de control adecuada al PIT 8253 por medio de la computadora. En este caso, se programa un contador para funcionar como un divisor de frecuencia (generador de señales de medio ciclo

de trabajo), mediante la siguiente palabra de control:

Palabra de control enviada al 8253.

D7	D6	D5	D4	D3	D2	D1	D0	
0	1	0	1	0	1	0	0	= 54_{16}

donde: los bits 7 y 6 seleccionan el contador uno; los bits 5 y 4 permiten leer y cargar el byte menos significativo del contador; los bits 3, 2 y 1 seleccionan el modo de operación 2, para funcionar como un generador de señales de medio ciclo de trabajo y el bit 0 determina un conteo binario [9].

Después de haber sido programado el modo de operación, se envía al contador uno, la magnitud del divisor de frecuencia asociado a la selección del tiempo de graficación del espectro, asignado por medio de software.

En la tabla 2 se muestra la cantidad de datos a adquirir cuando es utilizado el PIT 8253, donde se observa que la cantidad de datos es menor en comparación cuando la adquisición se realiza a una frecuencia fija; en esta tabla, se observa también que es necesaria una capacidad mínima de almacenamiento de 8160 bytes; para satisfacer esta necesidad se eligió la memoria estática de lectura/escritura (R/W) MCM 6164, que tiene una capacidad de

almacenamiento de 8192 localidades de 8 bits. Debido a que los datos a almacenar están definidos por: doce bits del código binario, un bit para la polaridad y un bit para el sobreflujo, son necesarias localidades de al menos 14 bits, para almacenar la información digitalizada. Para solucionar este problema se conectaron dos memorias MCM 6164 en paralelo conformando un arreglo de 8192 localidades de 16 bits.

Como sólo se ocupan 14 líneas de datos, las dos entradas restantes en cada localidad de 16 bits en memoria, son conectadas a un nivel lógico "bajo", almacenando dos "ceros" en cada dato adquirido.

Tabla 2
Datos almacenados a frecuencias programables.

Tiempo de Barrido en minutos.	Divisor	Datos Obtenidos en Bytes.
0.5	1	1020
1	1	2040
2	1	4080
4	1	8160
8	2	8160
16	4	8160

El dispositivo utilizado para establecer la comunicación entre el sistema diseñado y la computadora, es la interfase programable (PPI) 8255 [9], a este dispositivo también se envían palabras de control para establecer la forma de funcionamiento del mismo, que en el presente trabajo es en modo cero, mediante el cual, se realizan operaciones de lectura y escritura mediante los tres puertos paralelos de ocho bits que contiene internamente. Para establecer su funcionamiento, se utilizó la siguiente palabra de control:

Palabra de control enviada al 8255.

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	1	1	0	0	1	= 99_{16}

donde: el bit 7 permite activar el modo de funcionamiento; los bits 6 y 5 determinan el modo cero de operación; el bit 4 selecciona al puerto A como entrada; el bit 3 selecciona la parte superior del puerto C de entrada; el bit 2 determina el modo cero de operación; el bit 1 selecciona al puerto B de salida y el bit 0 selecciona la parte inferior del puerto C como entrada [9].

Para establecer la lectura de datos digitales por medio de los puertos A y C es necesario utilizar instrucciones de entrada de datos de dispositivos periféricos por medio de software. Por el

puerto B, se envían los bits de control a la interfase, estableciendo un código binario específico para cada actividad a desarrollar por el sistema en conjunto, las diversas actividades se enlistan con su respectivo código en la tabla 3.

Tabla 3
Funciones generadas por los datos del puerto B.

D7	D6	D5	D4	D3	D2	D1	D0	Función
1	1	1	1	1	1	1	1	Deshabilitador del sistema.
1	0	0	1	0	1	1	1	Habilita el CAD.
1	0	0	0	0	1	1	1	Habilita el conteo.
0	1	0	0	1	1	0	0	Escribe a memoria en tiempos > 1 min.
0	0	0	0	1	1	0	0	Escribe a memoria en tiempos $\leq$ 1 min.
1	0	0	1	1	0	0	1	Habilita la memoria.
1	1	1	0	0	0	0	0	Lee dato de memoria.
1	1	1	0	1	1	1	0	Incrementa dirección.

Los contadores utilizados (74193) para apuntar las localidades del banco de memoria temporal de la tarjeta, están configurados en cascada, al utilizar cuatro de éstos la dirección máxima de manejo está determinada por el número total de salidas (n), que en este caso es: $2^n = 2^{16} = 65536$ direcciones; debido a que la localidad máxima a utilizar en este proyecto es la 8160, al despejar n se obtiene que de las 16 posibles líneas de direcciones, sólo son necesarias 13.

Para generar la señal de escritura al banco de memoria temporal y proporcionar el pulso de incremento de la dirección de los contadores, es necesario un circuito de control desarrollado por medio de lógica combinacional, su diseño e implementación se realizó en tres etapas, descritas a continuación:

a).- Control de la frecuencia de escritura a la memoria: esta señal controla la frecuencia de escritura al banco de memoria temporal, considerando como habilitador el bit 6 del puerto B del 8255, el pulso de conteo puede estar determinado tanto por la señal de STATUS (generada por el CAD cuando finaliza una conversión indicando cuando el dato binario a su salida es válido) como por la señal OUT1, que es la salida del contador programable, a partir de estas entradas se obtiene la función de salida, representada en la tabla 4:

Tabla 4

Tabla de verdad para obtener la señal "frecuencia".

PB ₆	STATUS	OUT1	Frecuencia
A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

desarrollando la función frecuencia "F" en la forma normal de suma de productos se obtiene que:

$$F = A'BC + A'BC' + AB'C + ABC \quad (22)$$

aplicando teoremas de Algebra Booleana, esta expresión se puede implementar utilizando la compuerta universal (7400 Nand) o "NO Y", quedando:

$$F = (A'B)' (AC)' = (PB_6' STATUS)' (PB_6' OUT1)' \quad (23)$$

en la última expresión se observan las variables iniciales del circuito, implementadas para lograr el control.

b).- Señal de control para escritura a memoria: ésta debe ser proporcionada por el circuito al ocurrir un cambio en la señal de finalización de conversión STATUS, cuando se adquieren los datos; así como también por medio de la computadora cuando sean leídos los datos almacenados temporalmente; la habilitación de esta etapa se realiza por medio del bit 7 del puerto B del 8255, la señal de control de escritura se determina en la siguiente tabla:

Tabla 5

Tabla de verdad para obtener la señal de escritura.

PB ₇	STATUS	Frec.	Escritura
A	B	C	E
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

la salida es manejada con lógica negativa, esto significa que la función de escritura es válida cuando presenta un cero, al desarrollar por minterminos la salida E, se tiene:

$$E = A'B'C' \quad (24)$$

al aplicar el teorema "De Morgan", la función se puede expresar como:

$$E = A + B + C = PB_7 + STATUS + Frecuencia \quad (25)$$

como en el caso anterior, la señal de escritura a memoria, se indica finalmente en términos de las variables manejadas en el circuito.

c).- El bit de control de incremento de los contadores: el bit 3 del puerto B del 8255 funciona como un habilitador para realizar el incremento de la localidad por medio de la computadora o en forma automática; el incremento de la dirección se realiza después de almacenar los datos; en la siguiente tabla se muestra la lógica que conforma este bit:

Tabla 6

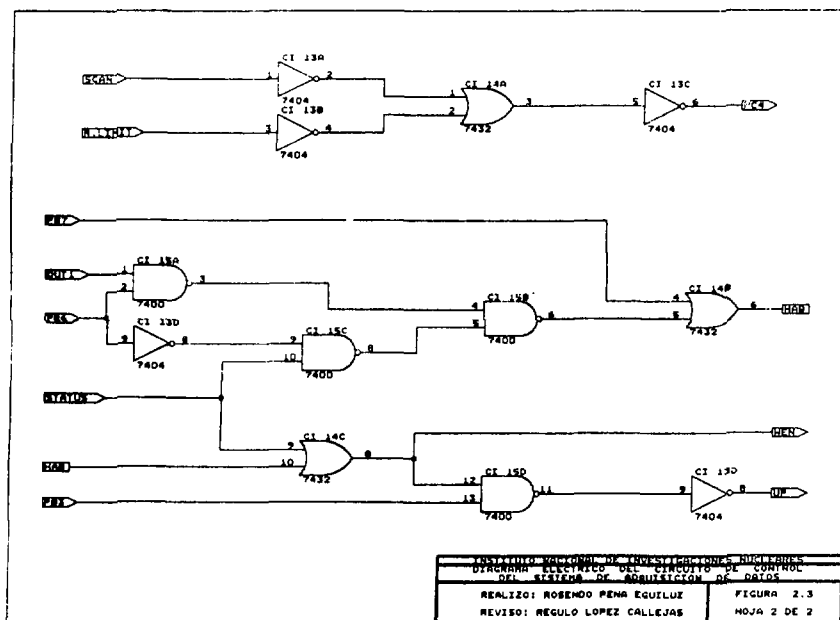
Tabla de verdad para crear la señal de incremento del contador.

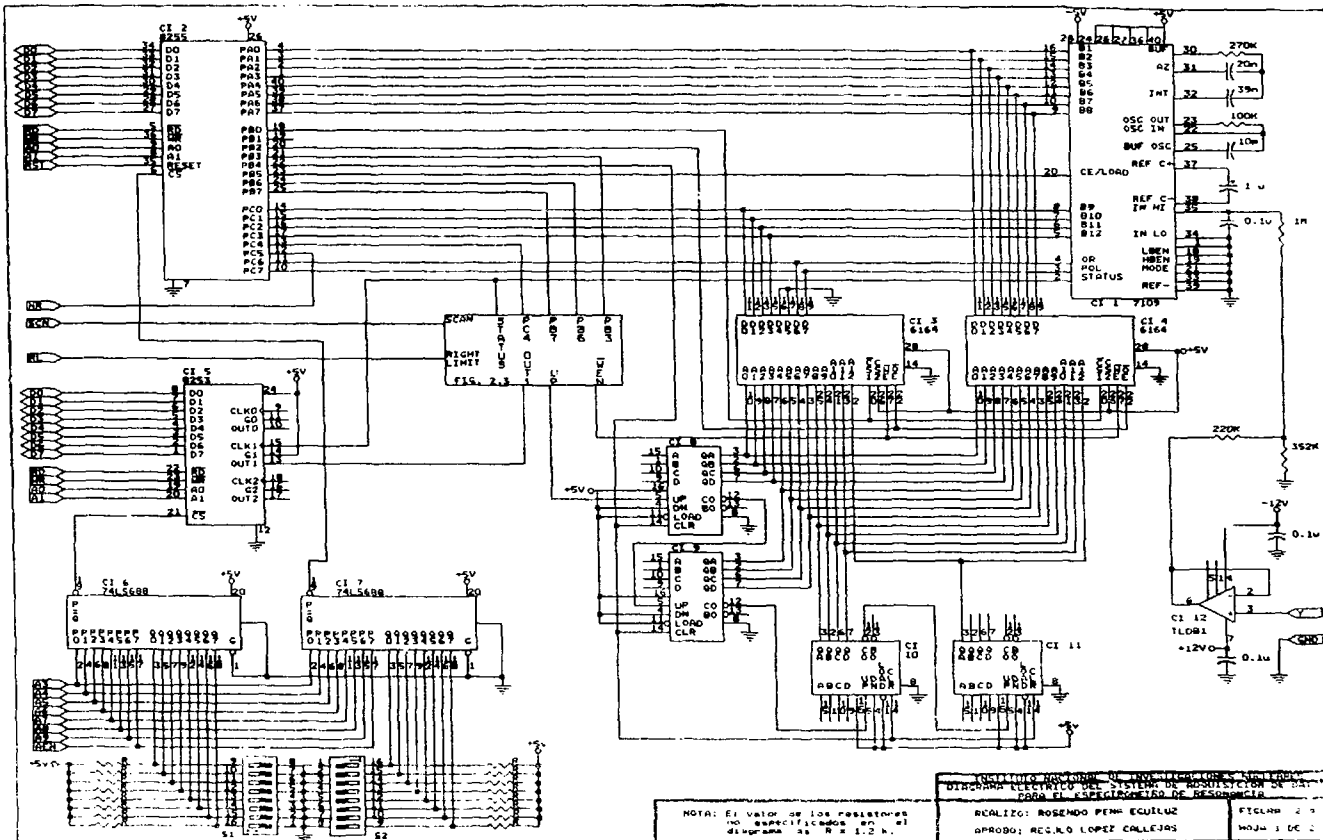
PS ₃	Escritura	Conteo
A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

se observa claramente que el operador que determina a la función conteo es el operador binario de suma (7432 Or) u "0", debido a que la señal de escritura se encuentra invertida, se aplica ésta y el complemento de la señal de habilitación a una compuerta Nand conformando la señal de incremento; estas tres etapas constituyen el circuito de control ilustrado en la figura 2.3.

Por último hay que señalar que tanto el dispositivo 8255 como el 8253, deben ser ubicados dentro del mapa de puertos de entrada/salida de la computadora personal, el cual no debe estar ocupado por ningún otro dispositivo periférico. El espacio seleccionado fué de la localidad 280H a la 283H [10] para el dispositivo 8255 y de la localidad 290H a la 293H para el dispositivo 8253. La selección anterior se hace por medio de un comparador binario de ocho bits (74688), en el cual, a un grupo de

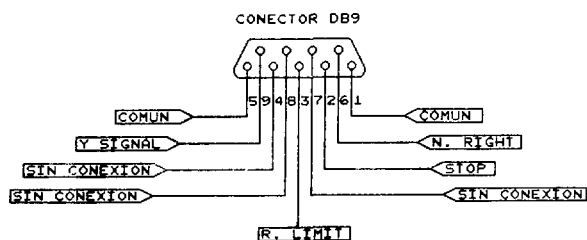
sus entradas se le aplica la localidad de puertos de entrada/salida desocupada por medio de un microinterruptor, mientras que en el otro grupo de entradas se le aplica directamente el ducto (bus) de direcciones de la computadora además de la señal AEN', de tal forma que, cuando la dirección de salida sea válida, el bit de igualdad se aplique a las entradas de habilitador de cada dispositivo utilizado. El diagrama eléctrico del sistema de adquisición de datos se ilustra en la figura 2.4.





Cabe señalar que para establecer la comunicación entre el espectrómetro y la interfase diseñada se utilizó un conector del tipo "DB-9", adaptándose uno de éstos a un costado del graficador X-Y del Espectrómetro y otro sobre la tablilla de circuito impreso, esta modificación se realizó al final de la implementación de la interfase y se utilizó para conectar cinco señales utilizadas para el control del sistema, este dispositivo junto con las señales que contiene se ilustran en la figura 2.5.

Figura 2.5



2.3 SOFTWARE.

El Software es el conjunto de programas e instrucciones que realizan un control directo, sobre los diversos dispositivos tangibles que constituyen cualquier sistema digital programable. En el presente trabajo las tareas a cubrir por medio del programa diseñado, son las siguientes:

a).- Inicialización y determinación del modo de operación de los C.I. 8255 y 8253, mediante los cuales se realiza el control y la comunicación entre la computadora personal y la interfase.

b).- Inicialización del sistema de adquisición de datos: se realiza habilitando al CAD ICL 7109, poniendo en cero la dirección formada por los C.I. 74193 al limpiarlos y esperar el pulso de inicio, determinado por la señal "Normal Right", que es monitoreada por medio de una terminal del puerto C del 8255.

c).- Finalización de la adquisición de los datos: al momento en que el usuario decide detener el proceso del EPR, sólo es necesario presionar el interruptor de "Stop", generando un pulso lógico bajo, éste y la señal "Right Limit" son monitoreadas por medio de la terminal 4 del puerto C del 8255, para determinar la finalización del proceso de almacenamiento de los datos.

d).- Almacenamiento de los datos obtenidos: esta actividad se realiza por medio del incremento de la dirección del banco de memoria temporal utilizando el bit 3 del puerto B del 8255, para realizar el almacenamiento de los datos en forma de un archivo binario, con un nombre determinado por el usuario.

e).- Tratamiento de los datos: en esta etapa, mediante las diversas opciones presentadas en el sistema, la información almacenada se puede graficar en pantalla, representar el espectro gráficamente por impresora o transferirla a otro archivo, donde los datos son de tipo entero y se presentan en forma de columna.

f).- Deshabilitación del sistema: se realiza limpiando los C.I. 74193, desactivando al CAD ICL 7109, así como las habilitaciones del banco de memoria temporal.

El equipo utilizado para desarrollar esta interfase está basado en los sistemas de computadoras personales del tipo XT y AT IBM o compatibles, para dar al sistema una mayor capacidad de adaptación a la mayor parte de las computadoras comerciales de hoy en día. El equipo empleado fué: una computadora personal tipo AT, con una capacidad de memoria RAM de 1024 KBytes, dos unidades de discos flexibles de 5.25", una unidad de disco rígido, un monitor CGA y una impresora Epson. De tal forma que al utilizar un sistema similar el funcionamiento del sistema es el apropiado.

El lenguaje utilizado en el desarrollo del Software es el "Lenguaje C", éste es utilizado en el presente trabajo como un lenguaje de alto nivel, ya que no se utilizan rutinas con el enlazador al ensamblador. Se eligió "C" para la creación de todo el programa debido a las siguientes características: se presenta como un lenguaje estructurado; permite la manipulación de información a nivel de bits, bytes y direcciones, mediante los cuales opera básicamente una computadora; presenta medios accesibles para depurar un programa; el código generado en los programas presenta una gran portabilidad. La portabilidad significa que es posible adaptar el software escrito para un tipo de computadora en otra [11] y además se pueden generar programas ejecutables para un uso específico sin necesidad de llamar al "C".

El programa creado para el Sistema de Adquisición de Datos del EPR, se anlista en el apéndice C. Mientras que el Manual de Usuario del Sistema de Adquisición de Datos del EPR, es presentado en el apéndice D.

3.- RESULTADOS.

El espectro representado gráficamente en la pantalla de la computadora, también se puede obtener por medio de una impresora. Como ejemplo, en la figura 3.1 se muestra el espectro de resonancia típico de una muestra de "alanina", obtenido a partir de los datos archivados y que está reproducido por medio de una impresora. En comparación se muestra en la figura 3.2 al mismo espectro, reproducido por medio del graficador X-Y del EPR.

Como se puede observar, la adquisición de los datos obtenidos representan de una forma íntegra al espectro de resonancia generado por el EPR, sin pérdida de información. Además los datos archivados se pueden procesar las veces que sea necesario; de tal forma que es posible graficar cualquier espectro en la pantalla de la computadora, con opción a desplegar en forma impresa el espectro digitalizado.

Cualquier archivo obtenido se puede modificar por medio del sistema, para generar otro archivo de tipo texto, en el cual los datos son de tipo entero, de esta forma se pueden transferir todos los datos que conforman un espectro, a un sistema de procesamiento, para realizar el análisis adecuado.

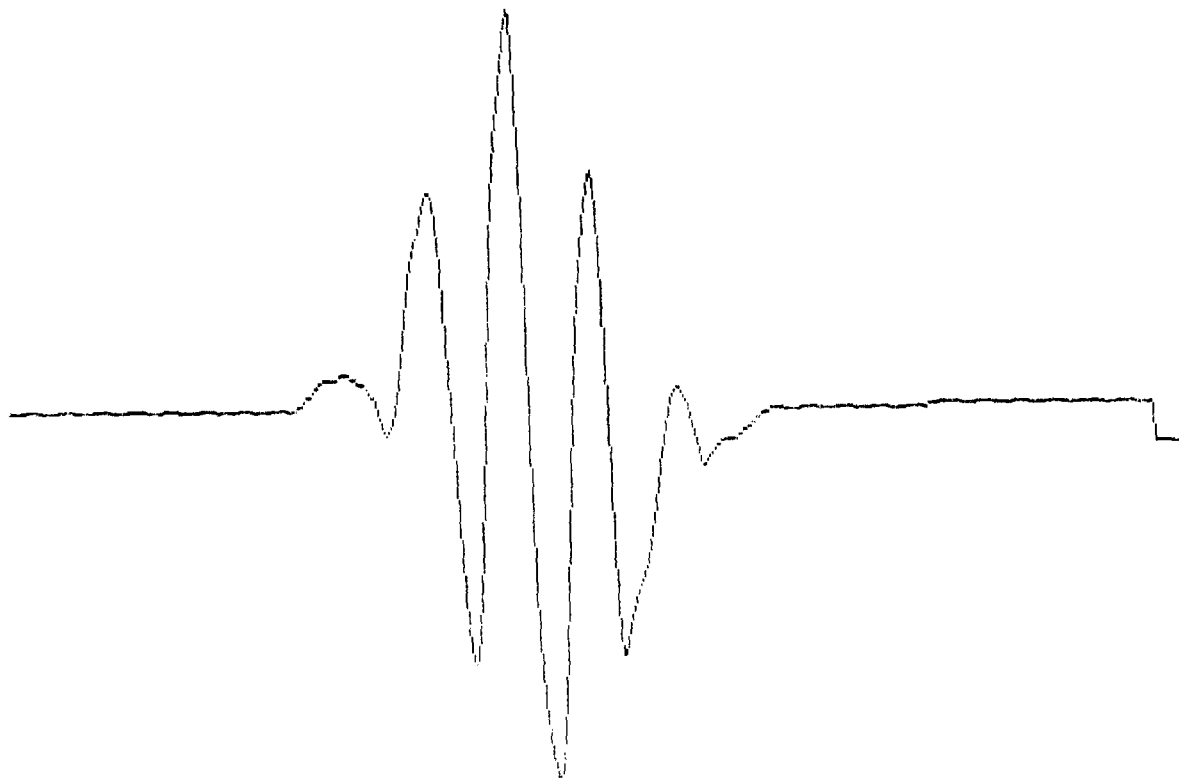


Figura 3.1

Espectro obtenido con el Sistema de Adquisición de Datos.

CONCLUSIONES

El presente trabajo se enmarca como un proyecto de desarrollo tecnológico a nivel nacional, ya que los sistemas de adquisición de datos comerciales disponibles en el mercado son de propósito general; considerando el manejo de la información, en este caso específicamente, se sabe que es necesario procesar la señal de resonancia cuyo manejo y tratamiento no es idéntico al de una señal de voltaje o corriente, de tal forma que el sistema diseñado cumple al satisfacer un propósito específico.

Otro aspecto importante del trabajo, es su utilidad como una herramienta de apoyo que satisface las necesidades expresadas por los investigadores, que abarcan principalmente los siguientes aspectos:

- 1.- Automatización en la adquisición y almacenamiento del espectro de resonancia.
- 2.- Velocidad durante el proceso.
- 3.- Resolución en la información.
- 4.- Cantidad de datos.

éstos son resueltos por medio de las fases que consituyen la interfase ya que por medio del Hardware se realiza la parte de la adquisición y almacenamiento de los datos, utilizando dispositivos

electrónicos que proporcionan características de operación adecuadas para cubrir las necesidades tanto del tratamiento de la información como las expresadas por el usuario, mientras el Software realiza el control y el tratamiento de los datos adquiridos; cabe señalar que el sistema puede ser expandido en software para realizar el análisis de la señal de resonancia, sin necesidad de utilizar otro paquete comercial.

En cuanto al aspecto económico un estudio realizado establece que el costo del proyecto aquí desarrollado, es aproximadamente de 250 dólares, que representa una cantidad aceptable, considerando las actividades que realiza la interfase.

APENDICE A

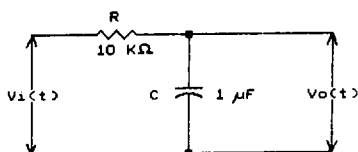
TEOREMA DE MUESTREO UNIFORME EN EL DOMINIO DEL TIEMPO.

El Teorema de Muestreo Uniforme en el Dominio del Tiempo establece que cuando una función con dominio en el tiempo $f(t)$, no contiene componentes en frecuencia mayores que f_m ciclos/segundo, entonces $f(t)$ puede ser completamente determinada por sus valores divididos en intervalos de tiempo uniformes menores que $1/2 f_m$ segundos [12].

La rapidez de muestreo, debe ser por lo menos el doble de la frecuencia máxima f_m presente en el espectro $f(t)$. Es decir se debe muestrear la señal por lo menos dos veces en cada período o ciclo de su componente de frecuencia más alta [13].

De la figura 2.1 se tiene que la señal de entrada se canaliza por medio de un circuito pasa bajas R-C , el cual determina las frecuencias de operación de la señal del espectro, para hallar éstas se hizo el análisis del circuito mostrado en la figura A.1.

Figura A.1 Filtro RC (pasa-bajas)



Aplicando la "Ley de voltajes de Kirchoff" para las mallas 1 y 2 se obtiene lo siguiente:

$$V_1(t) = R i(t) + \frac{1}{C} \int_{-\infty}^t i(t) dt \dots\dots\dots (A.1)$$

$$V_0(t) = \frac{1}{C} \int_{-\infty}^t i(t) dt \dots\dots\dots (A.2)$$

derivando ambas expresiones:

$$\frac{d V_1(t)}{dt} = R \frac{d i(t)}{dt} + \frac{1}{C} i(t) \dots\dots\dots (A.3)$$

$$\frac{d V_0(t)}{dt} = \frac{1}{C} i(t) \dots\dots\dots (A.4)$$

utilizando el operador $\rho = d / dt$, se puede escribir:

$$\rho V_1(t) = R \rho i(t) + \frac{1}{C} i(t) \dots\dots\dots (A.5)$$

$$\rho V_0(t) = \frac{1}{C} i(t) \dots\dots\dots (A.6)$$

dividiendo la ecuación A.6 sobre A.5:

$$\frac{\rho V_o(t)}{\rho V_i(t)} = \frac{\frac{1}{C} i(t)}{\frac{1}{C} i(t) + \rho R i(t)} \dots\dots\dots (A.7)$$

y simplificando se tiene:

$$\frac{V_o(t)}{V_i(t)} = \frac{1/C}{\rho R + 1/C} = \frac{1}{1 + RC\rho} \dots\dots\dots (A.8)$$

donde la respuesta de salida $V_o(t)$ y la señal de entrada $V_i(t)$ se encuentran relacionadas por:

$$V_o(t) = \frac{1}{1 + RC\rho} V_i(t) = H(p) V_i(t) \dots\dots\dots (A.9)$$

donde $H(p)$ representa la Función operacional del sistema, haciendo la transformación al dominio de Fourier de la expresión $H(p)$ se obtiene:

$$H(j\omega) = \frac{1}{1 + j\omega RC} = \frac{1}{RC(j\omega + 1/RC)} \dots\dots\dots (A.10)$$

de tal forma que para obtener $h(t)$ se aplica la Transformada Inversa de Fourier, quedando:

$$h(t) = \mathcal{F}^{-1}[H(j\omega)] = \mathcal{F}^{-1}\left[\frac{1}{RC(j\omega + 1/RC)}\right] \dots\dots (A.11)$$

$$h(t) = \frac{1}{RC} \mathcal{F}^{-1}\left[\frac{1}{j\omega + 1/RC}\right] = \frac{1}{RC} e^{-(t/RC)} \dots\dots (A.12)$$

así se tiene que:

$$h(t) = \frac{V_o(t)}{V_i(t)} = \frac{1}{RC} e^{-(t/RC)} \dots\dots\dots (A.13)$$

para obtener la función de salida en términos de la señal de entrada, solo se despeja de la ecuación anterior a $V_i(t)$, quedando:

$$V_o(t) = V_i(t) \frac{1}{RC} e^{-(t/RC)} \dots\dots\dots (A.14)$$

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144
145
146
147
148
149
150
151
152
153
154
155
156
157
158
159
160
161
162
163
164
165
166
167
168
169
170
171
172
173
174
175
176
177
178
179
180
181
182
183
184
185
186
187
188
189
190
191
192
193
194
195
196
197
198
199
200
201
202
203
204
205
206
207
208
209
210
211
212
213
214
215
216
217
218
219
220
221
222
223
224
225
226
227
228
229
230
231
232
233
234
235
236
237
238
239
240
241
242
243
244
245
246
247
248
249
250
251
252
253
254
255
256
257
258
259
260
261
262
263
264
265
266
267
268
269
270
271
272
273
274
275
276
277
278
279
280
281
282
283
284
285
286
287
288
289
290
291
292
293
294
295
296
297
298
299
300
301
302
303
304
305
306
307
308
309
310
311
312
313
314
315
316
317
318
319
320
321
322
323
324
325
326
327
328
329
330
331
332
333
334
335
336
337
338
339
340
341
342
343
344
345
346
347
348
349
350
351
352
353
354
355
356
357
358
359
360
361
362
363
364
365
366
367
368
369
370
371
372
373
374
375
376
377
378
379
380
381
382
383
384
385
386
387
388
389
390
391
392
393
394
395
396
397
398
399
400
401
402
403
404
405
406
407
408
409
410
411
412
413
414
415
416
417
418
419
420
421
422
423
424
425
426
427
428
429
430
431
432
433
434
435
436
437
438
439
440
441
442
443
444
445
446
447
448
449
450
451
452
453
454
455
456
457
458
459
460
461
462
463
464
465
466
467
468
469
470
471
472
473
474
475
476
477
478
479
480
481
482
483
484
485
486
487
488
489
490
491
492
493
494
495
496
497
498
499
500
501
502
503
504
505
506
507
508
509
510
511
512
513
514
515
516
517
518
519
520
521
522
523
524
525
526
527
528
529
530
531
532
533
534
535
536
537
538
539
540
541
542
543
544
545
546
547
548
549
550
551
552
553
554
555
556
557
558
559
560
561
562
563
564
565
566
567
568
569
570
571
572
573
574
575
576
577
578
579
580
581
582
583
584
585
586
587
588
589
590
591
592
593
594
595
596
597
598
599
600
601
602
603
604
605
606
607
608
609
610
611
612
613
614
615
616
617
618
619
620
621
622
623
624
625
626
627
628
629
630
631
632
633
634
635
636
637
638
639
640
641
642
643
644
645
646
647
648
649
650
651
652
653
654
655
656
657
658
659
660
661
662
663
664
665
666
667
668
669
670
671
672
673
674
675
676
677
678
679
680
681
682
683
684
685
686
687
688
689
690
691
692
693
694
695
696
697
698
699
700
701
702
703
704
705
706
707
708
709
710
711
712
713
714
715
716
717
718
719
720
721
722
723
724
725
726
727
728
729
730
731
732
733
734
735
736
737
738
739
740
741
742
743
744
745
746
747
748
749
750
751
752
753
754
755
756
757
758
759
760
761
762
763
764
765
766
767
768
769
770
771
772
773
774
775
776
777
778
779
780
781
782
783
784
785
786
787
788
789
790
791
792
793
794
795
796
797
798
799
800
801
802
803
804
805
806
807
808
809
810
811
812
813
814
815
816
817
818
819
820
821
822
823
824
825
826
827
828
829
830
831
832
833
834
835
836
837
838
839
840
84

INTERSIL

12 Bit Binary A/D Converter for Microprocessor Interfaces

FEATURES

- 12 bit binary (plus polarity and overrange) dual slope integrating analog-to-digital converter.
- Byte-organized TTL-compatible three-state outputs and UART handshake mode for simple parallel or serial interfacing to microprocessor systems.
- RUN/HOLD input and STATUS output can be used to monitor and control conversion timing.
- True differential input and differential reference.
- Low noise-typically 15 μ V peak-to-peak.
- 1pA typical input current.
- Operates at up to 30 conversions per second.
- On-chip oscillator operates with inexpensive 3.58MHz TV crystal giving 7.5 conversions per second for 60Hz rejection, or may be operated as an RC oscillator for other clock frequencies.
- Fabricated using MAX-CMOS™ technology combining analog and digital functions on a single low power LSI CMOS chip.
- All inputs fully protected against static discharge; no special handling precautions necessary.

GENERAL DESCRIPTION

The ICL7109 is a high performance, low power integrating A/D converter designed to easily interface to microprocessors.

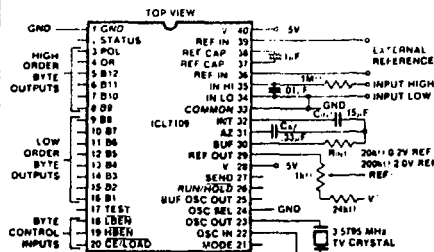
The output data (12 bits polarity and overrange) may be directly accessed under control of two byte enable inputs, and a chip select input for a simple parallel bus interface. A UART handshake mode is provided which allows the ICL7109 to work with industry-standard UARTs in place of serial data transmission, ideal for remote data logging applications. The RUN/HOLD input and STATUS output allow monitoring and control of conversion timing.

The ICL7109 provides the user the high accuracy, low noise, low drift, versatility and economy of the dual-slope integrating A/D converter. Features like true differential input and reference, zero drift of less than $1\mu\text{V}/^\circ\text{C}$ max., input bias current of 10pA max., and typical power consumption of 20mW make the ICL7109 an attractive, performance alternative IC analog multiplexing for many data acquisition applications.

Note: A MIL STD (883 processing) version of the ICL 109 will be available July 1979

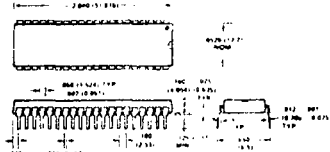
PIN CONFIGURATION AND TEST CIRCUIT:

*See Figure 1 for typical connection to a UART or Microcomputer

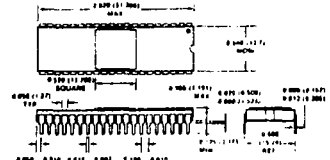


PACKAGE DIMENSIONS

40 Pin Plastic Dual-in-Line Package



40 Pin Ceramic Dual-in-Line Package



ORDERING INFORMATION

Part	Package	Temp Range	Order Part #
7109	40 pin ceramic DIP	25 C to 85 C	ICL7109IDL
7109	40 pin plastic DIP	0 C to 70 C	ICL7109CPL

ABSOLUTE MAXIMUM RATINGS

Positive Supply Voltage (GND to V ⁺)	+6.2V
Negative Supply Voltage (GND to V ⁻)	-9V
Analog Input Voltage (Lo or Hi) (Note 1)	V ⁻ to V ⁺
Reference Input Voltage (Lo or Hi) (Note 1)	V ⁻ to V ⁺
Digital Input Voltage	V ⁺ + 0.3V
(Pins 2-27) (Note 2)	GND - 0.3V
Power Dissipation (Note 3)	
Ceramic or CerDip Package	1W @ 85°C
Plastic Package	500mW @ 70°C
Operating Temperature	
Ceramic or CerDip Package	25°C to 85°C T _A
Plastic Package	0°C to 70°C T _A
Storage Temperature	-55°C to 125°C T _A
Lead Temperature (soldering, 60 sec)	300°C

Absolute maximum ratings define stress limitations which if exceeded may permanently damage the device. These ratings are not continuous duty ratings. For continuous operation these devices must be operated under the conditions defined under Operating Characteristics.

TABLE I OPERATING CHARACTERISTICS

All parameters with V⁺ = 5V, V⁻ = 5V, GND = 0V, T_A = 25°C, unless otherwise indicated.
Test circuit as shown on page 1.

ANALOG SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Zero Input Reading		V _{IN} = 0.0V Full Scale = 409.6mV	0000 _h	0000 _h	+0000 _h	Octal Reading
Ratiometric Reading		V _{IN} = V _{REF} V _{REF} = 204.8mV	3777 _h	3777 _h	4000 _h	Octal Reading
Non-Linearity (Max deviation from best straight line fit)		Full Scale = 409.6mV or 4.096V	1	2	1	Counts
Roll-over Error (difference in reading for equal pos. and neg. inputs near full scale)			1	2	1	Counts
Common Mode Rejection Ratio		V _{CM} = 1V, V _{IN} = 0V Full Scale = 409.6mV		50		μV/V
Noise (p-p value not exceeded 95% of time)		V _{IN} = 0V Full Scale = 409.6mV		15		μV
Leakage Current at Input		V _{IN} = 0V		1	10	pA
Zero Reading Drift		V _{IN} = 0V		0.2	1	μV/°C
Scale Factor Temperature Coefficient		V _{IN} = 409.6mV → 7770 _h reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
Supply Current V ⁺ to GND	I _{OL}	V _{IN} = 0, Crystal Osc 3.58MHz, test circuit		700	1500	μA
Supply Current V ⁺ to V ⁻	I _{OA}	Pins 2-21, 25, 26, 27, 29, open		700	1500	μA
Ref Out Voltage		Referred to V ⁺ , 25kΩ between V ⁺ and REF OUT	2.4	-2.6	3.2	V
Ref Out Temp. Coefficient		25kΩ between V ⁺ and REF OUT		80		ppm/°C

ICL7109

INTERNATIONAL

DIGITAL SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage	V_{OH}	$I_{OUT} = 100 \mu A$ Pins 2-16, 18, 19, 20	3.5	4.3		V
Output Low Voltage	V_{OL}	$I_{OUT} = 1.6 mA$		0.2	0.4	V
Output Leakage Current		Pins 3-16 high impedance		-0.1	+1	μA
Control I/O Pullup Current		Pins 18, 19, 20 $V_{OUT} = V_{CC} - 3V$ MODE input at GND		5		μA
Control I/O Loading		HBEN Pin 19 LBEN Pin 18			50	pF
Input High Voltage	V_{IH}	Pins 18-21, 26, 27 referred to GND	2.5			V
Input Low Voltage	V_{IL}	Pins 18-21, 26, 27 referred to GND			1	V
Input Pull-up Current		Pins 26, 27 $V_{OUT} = V_{CC} - 3V$		5		μA
Input Pull-down Current		Pins 17, 24 $V_{OUT} = V_{CC} - 3V$		25		μA
Input Pull-down Current		Pin 21 $V_{OUT} = GND - 3V$		0		μA
Oscillator Output Current	High LOW	$V_{OUT} = 2.5V$ $V_{OUT} = 2.5V$		1 1.5		μA
Buffered Oscillator Output Current	High LOW	$V_{OUT} = 2.5V$ $V_{OUT} = 2.5V$		2 2		μA
MODE Input Pulse Width			50			nS

Note 1: Input voltages may exceed the supply voltages provided the input current is limited to $\pm 100 \mu A$.

Note 2: Due to the SCR structure inherent in the process used to fabricate these devices, connecting any digital inputs to outputs that are higher greater than V_{CC} or less than GND may cause destructive device latchup. For this reason, it is recommended that any digital inputs which are not on the same power supply be applied to the ICL7109 before its power supply is established and that multiple supply systems be supplied to the ICL7109 be activated first.

Note 3: This limit refers to that of the package and will not be obtained during normal operation.

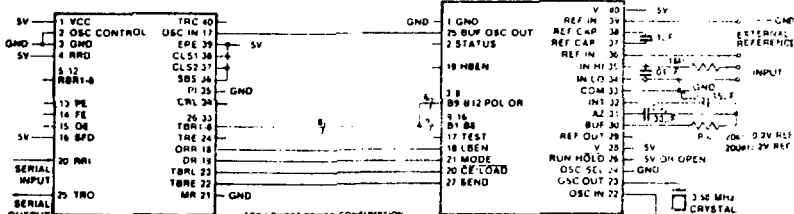
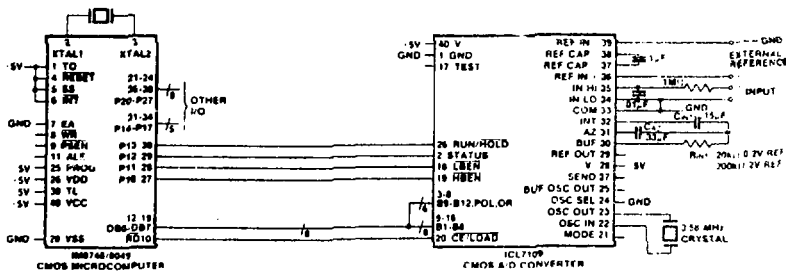


Figure 1A. To transmit latest result, send any word to UART.



PIN	SYMBOL	DESCRIPTION
1	GND	Digital Ground (V _D). Ground return for all digital logic.
2	STATUS	Output - High during integrate and deintegrate until data is latched. - Low when analog section is in Auto-Zero configuration.
3	POL	Polarity Three-State Output
4	OR	Over-range Three-State Output
5	B12	Bit 12 (Most Significant Bit)
6	B11	Bit 11
7	B10	Bit 10
8	B9	Bit 9
9	B8	Bit 8
10	B7	Bit 7
11	B6	Bit 6
12	B5	Bit 5
13	B4	Bit 4
14	B3	Bit 3
15	B2	Bit 2
16	B1	Bit 1 (Least Significant Bit)
17	TEST	Input High - Normal Operation Input Low - Forces all bit outputs high. Note: This input is used for test purposes only.
18	LBEN	Low Byte Enable - With Mode Pin 21 low and CE/LOAD Pin 20 low, taking this pin low activates low order byte outputs B1-B8. With Mode Pin 21 high, this pin serves as a low byte flag output used in handshake mode. See Figures 7, 8, 9.
19	HBEN	High Byte Enable - With Mode Pin 21 low and CE/LOAD Pin 20 low, taking this pin low activates high order byte outputs B9-B12. POL, OR. With Mode Pin 21 high, this pin serves as a high byte flag output used in handshake mode. See Figures 7, 8, 9.
20	CE/LOAD	Chip Enable/Load - With Mode Pin 21 low, CE/LOAD serves as a master output enable. When high, B1-B12, POL, OR outputs are disabled. With Mode Pin 21 high, this pin serves as a load strobe used in handshake mode. See Figures 7, 8, 9.

PIN	SYMBOL	DESCRIPTION
21	MODE	Input Low - Direct output mode where CE/LOAD (Pin 20), HBEN (Pin 19) and LBEN (Pin 18) act as inputs directly controlling byte outputs. Input Pulsed High - Causes immediate entry into handshake mode and output of data as in Figure 9. Input High - Enables CE/LOAD (Pin 20), HBEN (Pin 19) and LBEN (Pin 18) output; handshake mode will be entered and data output as in Figures 7 and 8 at conversion completion.
22	OSC IN	Oscillator Input
23	OSC OUT	Oscillator Output
24	OSC SEL	Oscillator Select - Input high configures OSC IN, OSC OUT, BUF, OSC OUT as RC oscillator; clock will be same phase and duty cycle as BUF, OSC OUT. Input low configures OSC IN, OSC OUT for crystal oscillator. Clock time will be $\pm 1.5\%$ of frequency at $\pm 0.1^\circ\text{C}$.
25	BUF, OSC OUT	Buffer of Oscillator Output
26	RUN/HOLD	Input High - Converter in continuous mode. Performed every 8192 clock periods. Input Low - Conversion of process completed; converter will store an A/D sample counts before integrate. Input Low in handshake mode; and capability of an external device to accept data.
27	SEND	Input Low in handshake mode; and capability of an external device to accept data.
28	V	Analog Negative Supply - Nominal -5V with respect to GND (Pin 1).
29	REF OUT	Reference Voltage Output - Refer to pin 40 down from V _D (Pin 40).
30	BUFFER	Buffer Amplifier Output
31	AUTO-ZERO	Auto-Zero Mode - Input low for 100 clock periods.
32	INTEGRATOR	Integrator Output - Output low for 100 clock periods.
33	COMMON	Analog Common - System is Auto-Zeroed to COMMON.
34	INPUT LO	Differential Input Low State
35	INPUT HI	Differential Input High State
36	REF IN	Differential Reference Input Positive
37	REF CAP	Reference Capacitor Positive
38	REF CAP	Reference Capacitor Negative
39	REF IN	Differential Reference Input Negative
40	V	Positive Supply Voltage - Nominally -5V with respect to GND (Pin 1).

DETAILED DESCRIPTION

Analog Section

Figure 2 shows the equivalent circuit of the Analog Section of the ICL7109. When the RUN/HOLD input is left open or connected to V_D, the circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per cycle). Each measurement cycle is divided into three phases as shown in Figure 3. They are (1) Auto-Zero (AZ), (2) Signal Integrate (INT) and (3) Deintegrate (DE).

1. Auto-Zero Phase

During auto-zero three things happen. First, input high and low are disconnected from their pins and internally shorted to analog common. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-

zero capacitor C_{AZ} to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the AZ accuracy is limited only by the noise of the system. In any case the offset referred to the input is less than 10 μV .

2. Signal Integrate Phase

During signal integrate the auto-zero loop is opened, the internal short is removed and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between input high and input low for a fixed time of 2048 clock periods. At the end of this phase, the polarity of the integrated signal is determined.

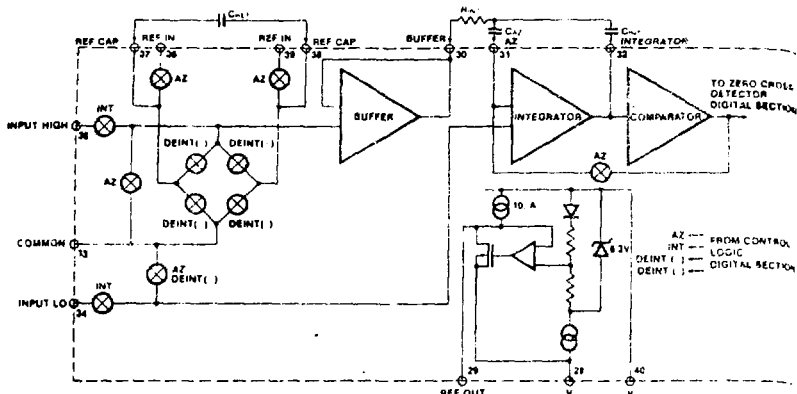


Figure 2: Analog Section

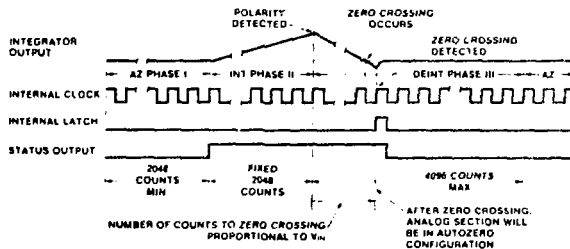


Figure 3: Conversion Timing

3 Deintegrate Phase

The final phase is deintegrate, or reference integrate. Input low is internally connected to analog common and input high is connected across the previously charged (during auto-zero) reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to the zero crossing established in Auto Zero with a fixed slope. Thus the time for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 0.5 volts below the positive supply to 1.0 volt above the negative supply. In this range the system has a CMRR of 86dB typical. However, since the integrator also swings with the common mode voltage, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full-scale negative differential input voltage. The negative input signal drives the integrator

positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator swing can be reduced to less than the recommended 4V full scale with some loss of accuracy. The integrator output can swing within 0.3 volts of either supply without loss of linearity.

The ICL7109 has however been optimized for operation with analog common near digital ground. With power supplies of +5V and -5V this allows a 4V full scale integrator swing positive or negative maximizing the performance of the analog section.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to deintegrate a positive signal but lose charge (decrease voltage) when called up to deintegrate a negative input signal. This difference in reference for (+/-) input voltage will give a roll-over error. However, if

selecting the reference capacitor large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count for the worst case condition (see Component Values Selection below).

The roll-over error from these sources is minimized by having the reference common mode voltage near or at analog common.

Component Value Selection

For optimum performance of the analog section, care must be taken in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate. These values must be chosen to suit the particular application.

The most important consideration is that the integrator output swing for full-scale input be as large as possible. For example, with $\pm 5V$ supplies and COMMON connected to GND, the nominal integrator output swing at full scale is $\pm 4V$. Since the integrator output can go to 0.3V from either supply without significantly affecting linearity, a 4V integrator output swing allows 0.7V for variations in output swing due to component value and oscillator tolerances. With $\pm 5V$ supplies and a common mode range of $\pm 1V$ required, the component values should be selected to provide $\pm 3V$ integrator output swing. Noise and rollover errors will be slightly worse than in the $\pm 4V$ case. For larger common mode voltage ranges, the integrator output swing must be reduced further. This will increase both noise and rollover errors. To improve the performance, supplies of $\pm 6V$ may be used.

1 Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100 μA of quiescent current. They supply 20 μA of drive current with negligible non-linearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 4.096 volt full scale, 200k Ω is near optimum and similarly a 20k Ω for a 409.6mV scale. For other values of full scale voltage, R_{INT} should be chosen by the relation $R_{INT} = \frac{\text{full scale voltage}}{20\mu A}$.

2 Integrating Capacitor

The integrating capacitor C_{INT} should be selected to give the maximum integrator output voltage swing without saturating the integrator (approximately 0.3 volt from either supply). For the ICL7109 with ± 5 volt supplies and analog common connected to GND, a ± 3.5 to ± 4 volt integrator output swing is nominal. For 7-1/2 conversions per second (61.72KHz clock frequency) as provided by the crystal oscillator, nominal values for C_{INT} and C_{AZ} are 0.15 μF and 0.33 μF , respectively. If different clock frequencies are used, these values should be changed to maintain the integrator output voltage swing. In general, the value of C_{INT} is given by

$$C_{INT} = \frac{(2048 \times \text{clock period}) (20\mu A)}{\text{integrator output voltage swing}}$$

An additional requirement of the integrating capacitor is that it have low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost.

3 Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system; a big capacitor giving less noise. However, it cannot be increased without limits since it is in parallel with the integrating capacitor forms an R-C time constant that determines the speed of recovery from overloads and more important the error that exists at the end of an auto-zero cycle. For 409.6mV full scale where noise is very important and the integrating resistor small, a value of C_{AZ} twice C_{INT} is optimum. Similarly for 4.096V full scale where recovery is more important than noise, a value of C_{AZ} equal to half of C_{INT} is recommended.

For optimal rejection of stray pickup, the outer foil of C_{AZ} should be connected to the R-C summing junction and the inner foil to pin 31. Similarly, the outer foil of C_{INT} should be connected to pin 32 and the inner foil to the R-C summing junction.

4 Reference Capacitor

A 1 μF capacitor gives good results in most applications. However, where a large common mode voltage exists (e.g. the reference low is not at analog common) and a 409.6mV scale is used, a larger value is required to prevent roll-over error. Generally, 10 μF will hold the roll-over error to 0.5 count in this instance.

5 Reference Voltage

The analog input required to generate a full scale output of 4096 counts is $V_{IN} = 2V_{REF}$. Thus for a normalized scale, a reference of 2.048V should be used for a 4.096V full scale and 204.8mV should be used for a 409.6mV full scale. However, in many applications where the A/D is sensing the output of a transducer, there will exist a scale factor other than unity between the absolute output voltage to be measured and a desired digital output. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.682V. Instead of dividing the input down to 409.6mV, the input voltage should be measured directly and a reference voltage of 0.341V should be used. Suitable values for integrating resistor and capacitor are 34k Ω and 0.15 μF . This avoids a divider on the input. Another advantage of this system occurs when a zero reading is desired for non-zero input. Temperature and weight measurements with an offset or tare are examples. The offset may be introduced by connecting the voltage output of the transducer between common and analog high, and the offset voltage between common and analog low, observing polarities carefully. However, in processor-based systems using the ICL7109, it may be more efficient to perform this type of scaling or tare subtraction digitally using software.

6 Reference Sources

The stability of the reference voltage is a major factor in the overall absolute accuracy of the converter. The resolution of the ICL7109 at 12 bits is one part in 4096, or 244ppm. Thus if the reference has a temperature coefficient of 80ppm/ $^{\circ}C$ (onboard reference), a temperature difference of 3 $^{\circ}C$ will introduce a one-bit absolute error. For this reason, it is recommended that an external high quality reference be used where the ambient temperature is not controlled or where high-accuracy absolute measurements are being made.

4

The ICL7109 provides a Reference Output (pin 29) which may be used with a resistive divider to generate a suitable reference voltage. This output will sink up to about 20mA without significant variation in output voltage, and is provided with a pullup bias device which sources about 10 μ A. The output voltage is nominally 2.8V below V₊ and has a temperature coefficient of ± 80 ppm/ $^{\circ}$ C typ. When using the onboard reference, Ref Out (Pin 29) should be connected to Ref⁻ (pin 39), and Ref⁺ should be connected to the wiper of a precision potentiometer between Ref Out and V₊. The circuit for a 204.8mV reference is shown in the test circuit. For a 2.048V reference the fixed resistor should be removed, and a 25k Ω precision potentiometer between Ref Out and V₊ should be used.

DETAILED DESCRIPTION

Digital Section

The digital section includes the clock oscillator and scaling circuit, a 12-bit binary counter with output latches and TTL-compatible three-state output drivers, polarity, over-range and control logic, and UART handshake logic as shown in the Block Diagram Figure 4.

Throughout this description, logic levels will be referred to as "low" or "high". The actual logic levels are defined in Table 1, Operating Characteristics. For minimum power consumption, all inputs should swing from GND (low) to V₊ (high). Inputs driven from TTL gates should have 3-5k Ω pullup resistors added for maximum noise immunity.

MODE Input

The MODE input is used to control the output mode of the converter. When the MODE pin is connected to GND or left open (this input is provided with a pulldown resistor to ensure a low level when the pin is left open), the converter is in its "Direct" output mode, where the output data is directly accessible under the control of the chip and byte enable

inputs. When the MODE input is pulsed high, the converter enters the UART handshake mode and outputs the data in two bytes, then returns to "direct" mode. When the MODE input is left high, the converter will output data in the handshake mode at the end of every conversion cycle. (See section entitled "Handshake Mode" for further details).

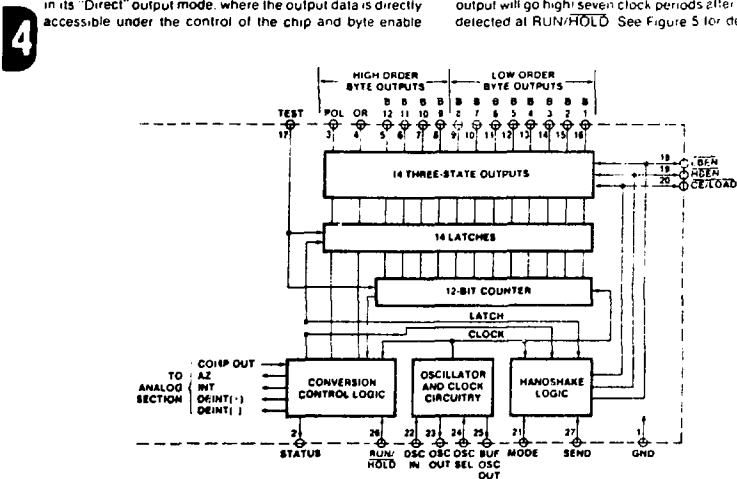
STATUS Output

During a conversion cycle, the STATUS output goes high at the beginning of Signal Integrate (Phase II), and goes low one-half clock period after new data from the conversion has been stored in the output latches. See Figure 2 for details of this timing. This signal may be used as a "data valid" flag; data never changes while STATUS is low. It drives interrupts or for monitoring the status of the converter.

RUN/HOLD Input

When the RUN/HOLD input is connected to V₊ or left open (this input has a pullup resistor to ensure a high level when the pin is left open), the circuit will continuously perform conversion cycles, updating the output latches at the end of every Deintegrate (Phase III) portion of the conversion cycle. (See Figure 3). In this mode of operation, the conversion cycle will be performed in 8192 clock periods regardless of the resulting value.

If the RUN/HOLD input goes low and stays there during Integrate (Phase II) or Deintegrate (Phase III), before the zero crossing is detected, the converter will complete the conversion in progress, update the output latches, and then terminate Phase III, jumping to Auto-Zero (Phase I). If RUN/HOLD stays low, the converter will ensure a minimum Auto-Zero time and wait in Auto-Zero until the RUN/HOLD input goes high. The converter will begin the Integrate (Phase II) portion of the next conversion and the STATUS output will go high seven clock periods after the high level is detected at RUN/HOLD. See Figure 5 for details.



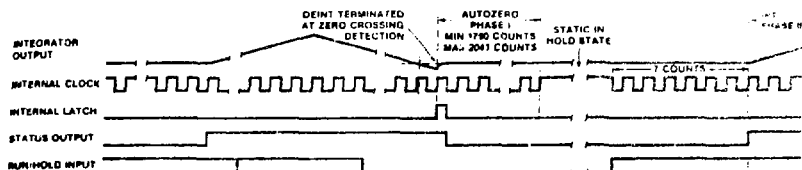


Figure 5: Run/Hold Operation

Using the RUN/HOLD input in this manner allows an easy convert on demand interface to be used. The converter may be held at idle in Auto-Zero with RUN/HOLD low. When RUN/HOLD goes high the conversion is started, and when the STATUS output goes low the new data is valid for transfer to the UART - see Handshake Mode. RUN/HOLD may now go low terminating Deintegrate and ensuring a minimum Auto-Zero time before stopping to wait for the next conversion.

If RUN/HOLD goes low at any time during Deintegrate (Phase II) after the zero crossing has occurred, the circuit will immediately terminate Deintegrate and jump to Auto-Zero. This feature can be used to short-cycle the converter by eliminating the time spent in Deintegrate after the zero crossing. The required activity on the RUN/HOLD input can be provided by connecting it to the Buffered Oscillator Output. In this mode the conversion time is dependent on the input value measured. Also refer to Interim Application Bulletin A030 for a discussion of the effects this will have on Auto-Zero performance.

If the RUN/HOLD input goes low and stays low during Auto-Zero (Phase I), the converter will simply stop at the end of Auto-Zero and wait for RUN/HOLD to go high. As above, Integrate (Phase II) begins seven clock periods after the high level is detected.

Direct Mode

When the MODE pin is left at a low level, the data outputs (bits 1 through 8 low order byte, bits 9 through 12 polarity and over-range high order byte) are accessible under control of the byte and chip enable terminals as inputs. These three inputs are all active low, and are provided with pull-up resistors to ensure an inactive high level when left open. When the chip enable input is low, taking a byte enable input low will allow the outputs of that byte to become active (three-stated on). This allows a variety of parallel data accessing techniques to be used as shown in the section entitled "Interfacing". The timing requirements for these outputs are shown in Figure 6 and Table 3.

Table 3 - Direct Mode Timing Requirements

SYMBOL	DESCRIPTION	MIN	TYP	MAX	UNITS
tBEA	Byte Enable Width	200	500		ns
tOAB	Data Access Time from Byte Enable		150	300	ns
tOHB	Data Hold Time from Byte Enable		150	300	ns
tCEA	Chip Enable Width	300	500		ns
tOAC	Data Access Time from Chip Enable		200	400	ns
tOHC	Data Hold Time from Chip Enable		200	400	ns

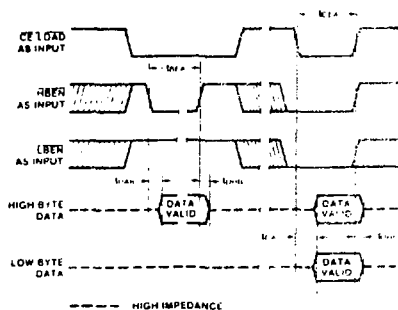


Figure 6: Direct Mode Output Timing

It should be noted that these control inputs are asynchronous with respect to the converter clock - the data may be accessed at any time. Thus it is possible to access the data while it is being updated, which could lead to scrambled data. Synchronizing the access of data with the conversion cycle by monitoring the STATUS output will prevent this. Data is never updated while STATUS is low.

Handshake Mode

The handshake output mode is provided as an alternative means of interfacing the ICL7109 to digital systems where the A/D converter becomes active in controlling the flow of data instead of passively responding to chip and byte enable inputs. This mode is specifically designed to allow a direct interface between the ICL7109 and industry standard UARTs (such as the Interim CMOS UARTs, IM6402/3) with no external logic required. When triggered into the handshake mode, the ICL7109 provides all the control and flag signals necessary to sequence the two bytes of data into the UART and initiate their transmission in serial form. This greatly eases the task and reduces the cost of designing remote data acquisition stations using serial data transmission to minimize the number of lines to the central controlling processor.

Entry into the handshake mode is controlled by the MODE pin. When the MODE terminal is held high, the ICL7109 will enter the handshake mode after new data has been stored in the output latches at the end of every conversion performed (See Figures 7 and 8). The MODE terminal may also be used to trigger entry into the handshake mode on demand. At any time during the conversion cycle, the low to high transition of a short pulse at the MODE input will cause immediate entry

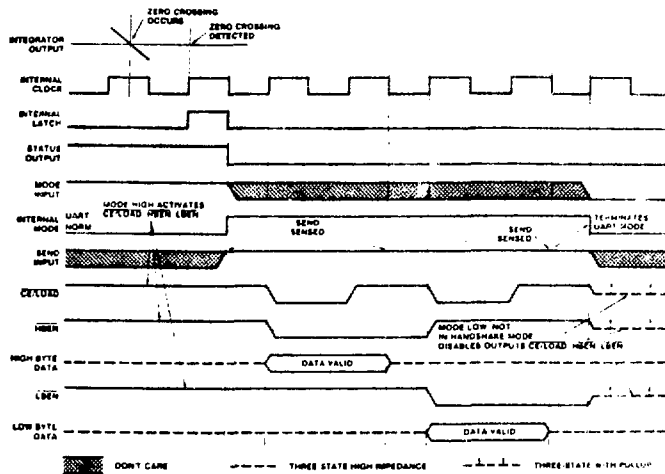


Figure 7: Handshake With Send Held Positive

4

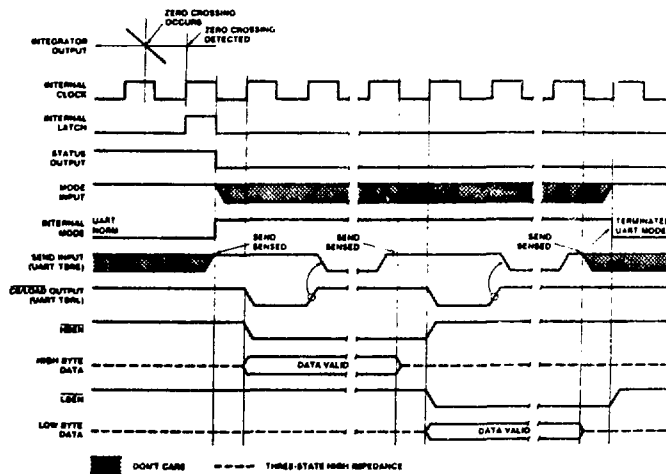


Figure 8: Handshake - Typical UART Interface Timing

4-29

into the handshake mode. If this pulse occurs while new data is being stored, the entry into handshake mode is delayed until the data is stable. While the converter is in the handshake mode, the MODE input is ignored, and although conversions will still be performed, data updating will be inhibited (See Figure 9) until the converter completes the output cycle and clears the handshake mode.

When the converter enters the handshake mode, or when the MODE input is high, the chip and byte enable terminals become TTL-compatible outputs which provide the control signals for the output cycle (See Figures 7, 8, and 9).

In handshake mode, the SEND input is used by the converter as an indication of the ability of the receiving device (such as a UART) to accept data.

Figure 7 shows the sequence of the output cycle with SEND held high. The handshake mode (Internal MODE high) is entered after the data latch pulse (since MODE remains high the CE/LOAD, LBEN and HBEN terminals are active as outputs). The high level at the SEND input is sensed on the same high to low internal clock edge. On the next low to high internal clock edge, the CE/LOAD and the HBEN outputs assume a low level, and the high-order byte (bits 9 through 12, POL, and OR) outputs are enabled. The CE/LOAD output remains low for one full internal clock period only; the data outputs remain active for 1-1/2 internal clock periods, and the high byte enable remains low for two clock periods. Thus the CE/LOAD output low level or low to high edge may be used as a synchronizing signal to ensure valid data, and the

byte enable as an output may be used as a data reception flag. With SEND remaining high, the converter completes the output cycle using CE/LOAD and LBEN while the low order byte outputs (bits 1 through 8) are activated. The handshake mode is terminated when both bytes are sent.

Figure 8 shows an output sequence where the SEND input is used to delay portions of the sequence, or handshake, to ensure correct data transfer. This timing diagram shows the relationships that occur using an industry-standard IM6402/3 CMOS UART to interface to serial data channels. In this interface, the SEND input to the ICL7109 is driven by the TBRE (Transmitter Buffer Register Empty) output of the UART, and the CE/LOAD terminal of the ICL7109 drives the TBRL (Transmitter Buffer Register Load) input to the UART. The data outputs are paralleled into the eight Transmitter Buffer Register inputs.

Assuming the UART Transmitter Buffer Register is empty, the SEND input will be high when the handshake mode is entered after new data is stored. The CE/LOAD and HBEN terminals will go low after SEND is sensed, and the high order byte outputs become active. When CE/LOAD goes high at the end of one clock period, the high order byte data is clocked into the UART Transmitter Buffer Register. The UART TBRE output will now go low, which halts the output cycle with the HBEN output low, and the high order byte outputs active. When the UART has transferred the data to the Transmitter Register and cleared the Transmitter Buffer Register, the TBRE returns high. On the next ICL7109

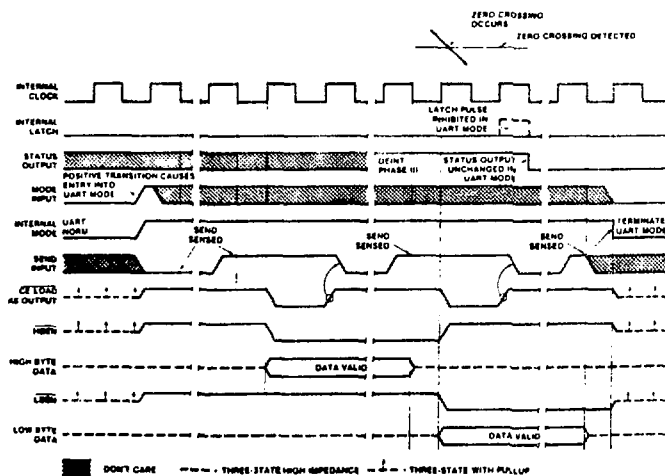


Figure 9: Handshake Triggered By Mode

internal clock high to low edge, the high order byte outputs are disabled, and one-half internal clock later, the HBEN output returns high. At the same time, the CE/LOAD and LBEN outputs go low, and the low order byte outputs become active. Similarly, when the CE/LOAD returns high at the end of one clock period, the low order data is clocked into the UART Transmitter Buffer Register, and TBRE again goes low. When TBRE returns to a high it will be sensed on the next ICL7109 internal clock high to low edge, disabling the data outputs. One-half internal clock later, the handshake mode will be cleared, and the CE/LOAD, HBEN, and LBEN terminals return high and stay active as long as MODE stays high.

With the MODE input remaining high as in these examples, the converter will output the results of every conversion except those completed during a handshake operation. By triggering the converter into handshake mode with a low to high edge on the MODE input, handshake output sequences may be performed on demand. Figure 9 shows a handshake output sequence triggered by such an edge. In addition, the SEND input is shown as being low when the converter enters handshake mode. In this case, the whole output sequence is controlled by the SEND input, and the sequence for the first (high order) byte is similar to the sequence for the second byte. This diagram also shows the output sequence taking longer than a conversion cycle. Note that the converter still makes conversions with the STATUS output and RUN HOLD input functioning normally. The only difference is that new data will not be latched when in handshake mode and is therefore lost.

Oscillator

The ICL7109 is provided with a versatile three terminal oscillator to generate the internal clock. The oscillator may be overdriven, or may be operated as an RC or crystal oscillator. The OSCILLATOR SELECT input changes the internal configuration of the oscillator to optimize it for RC or crystal operation.

When the OSCILLATOR SELECT input is high or left open (the input is provided with a pullup resistor), the oscillator is configured for RC operation, and the internal clock will be of the same frequency and phase as the signal at the BUFFERED OSCILLATOR OUTPUT. The resistor and capacitor should be connected as in Figure 10. The circuit will oscillate at a frequency given by $f = 45/RC$. A 100k Ω resistor is recommended for useful ranges of frequency. For optimum 60Hz line rejection, the capacitor value should be chosen such that 2048 clock periods is close to an integral multiple of the 60Hz period.

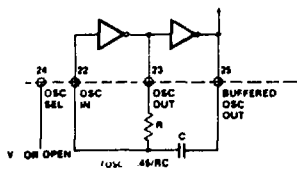


Figure 10: RC Oscillator

When the OSCILLATOR SELECT input is low a feedback device and output and input capacitors are added to the oscillator. In this configuration, as shown in Figure 11, the

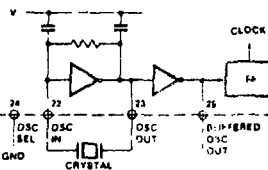


Figure 11: Crystal Oscillator

oscillator will operate with most crystals in the 1 to 5MHz range with no external components. Taking the OSCILLATOR SELECT input low also inserts a fixed 58 divider circuit between the BUFFERED OSCILLATOR OUTPUT and the internal clock. Using an inexpensive 58MHz TV crystal, this division ratio provides an integer:

$$T = (2048 \text{ clock periods}) \times \left(\frac{58}{3.58\text{MHz}} \right) = 33.18\text{ms}$$

This time is very close to two 60Hz periods or 33.33ms. The error is less than one percent, which will give better than 40dB 60Hz rejection. The converter will operate reliably at conversion rates of up to 30 per second, which corresponds to a clock frequency of 245 kHz.

If at any time the oscillator is to be overdriven, the overdriving signal should be applied to the OSCILLATOR INPUT, and the OSCILLATOR OUTPUT should be left open. The internal clock will be of the same frequency, duty cycle and phase as the input signal when OSCILLATOR SELECT is left open. When OSCILLATOR SELECT is at GND, the clock will be a factor of 58 below the input frequency.

When using the ICL7109 with the IM6403 UART, it is possible to use one 3.58MHz crystal for both devices. The BUFFERED OSCILLATOR OUTPUT of the ICL7109 may be used to drive the OSCILLATOR INPUT of the UART, saving the need for a second crystal. However, the BUFFERED OSCILLATOR OUTPUT does not have a great deal of drive, and when driving more than one slave device, external buffering should be used.

Test Input

When the TEST input is taken to a fixed halfway between V and GND, the counter output latches are enabled, allowing the counter contents to be examined anytime.

When the TEST input is connected to GND, the counter outputs are all forced into the high state, and the internal clock is disabled. When the input returns to the 1/2 V_{CC} GND voltage or to V_{CC} and one clock is input, the counter output will all be clocked to the negative state. This allows easy testing of the counter and its outputs.

INTERFACING

Direct Mode

Figure 12 shows some of the combinations of chip enable and byte enable control signals which may be used when interfacing the ICL7109 to parallel data lines. The CE/LOAD input may be tied low, allowing either byte to be controlled by its own enable as in Figure 12A. Figure 12B shows a configuration where the two byte enables are connected together. In this configuration, the CE/LOAD serves as a chip enable, and the HBEN and LBEN may be connected to GND or serve as a second chip enable. The 14 data outputs will all be enabled simultaneously. Figure 12C shows the HBEN and LBEN as flag inputs, and CE/LOAD as a master enable, which could be the READ strobe available from most microprocessors.

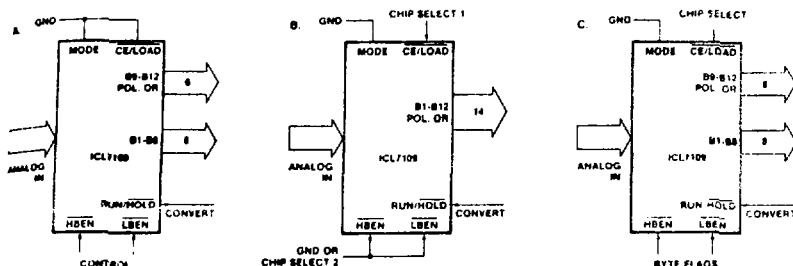


Figure 12: Direct Mode Chip and Byte Enable Combinations

Figure 13 shows an approach to interfacing several ICL7109s to a bus, ganging the HBEN and LBEN signals to several converters together and using the CE/LOAD inputs (perhaps decoded from an address) to select the desired converter.

Some practical circuits utilizing the parallel three-state output capabilities of the ICL7109 are shown in Figures 14 through 19. Figure 14 shows a straightforward application to the Intel MCS-48 -80 and -85 systems via an 8255PPI, where the ICL7109 data outputs are active at all times. The I/O ports of an 8155 may be used in the same way. This interface can be used in a read-anytime mode, although a read performed while the data latches are being updated will lead to scrambled data. This will occur very rarely in the proportion of setup-skew times to conversion time. One way to overcome this is to read the STATUS output as well and if it is high, read the data again after a delay of more than 1.2 converter clock period. If STATUS is now low, the second reading is correct, and if it is still high, the first reading is correct. Alternatively, this timing problem is completely avoided by using a read-after-update sequence, as shown in Figure 15. Here the high to low transition of the STATUS output drives an interrupt to the microprocessor causing it to

access the data. This application also shows the RUN/HOLD input being used to initiate conversions under software control.

A similar interface to Motorola MC6800 or MOS Technology MCS650X systems is shown in Figure 16. The high to low transition of the STATUS output generates an interrupt via the Control Register B CB1 line. Note that CB2 controls the RUN/HOLD pin through Control Register B, allowing software-controlled initiation of conversions in this system also.

Figure 17 shows an interface to the Intel 8100 CMOS microprocessor family using the IM6101 PIE to control the data transfers. Here the data is read by the microprocessor in an 8-bit and a 6-bit word directly from the ICL7109 to the microprocessor data bus. Again, the high to low transition of the STATUS output generates an interrupt leading to a software routine controlling the two read operations. As before, the RUN/HOLD input to the ICL7109 is shown as being under software control.

The three-state output capability of the ICL7109 allows direct interfacing to most microprocessor busses. Examples of this are shown in the Typical Connection Diagram on

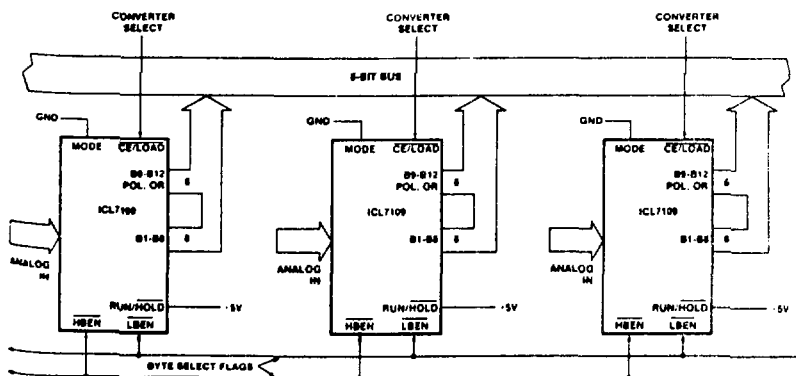


Figure 13: Three-stating Several 7109's to a Small Bus

Page J and in Figures 18 and 19. It is necessary to carefully consider the system timing in this type of interface to be sure that requirements for setup and hold times, and minimum pulse widths are met. Note also the drive limitations on long busses. Generally this type of interface is only favored if the

memory peripheral address density is low so that simple address decoding can be used. Interrupt handling can also require many additional components, and using an interface device will usually simplify the system in this case.

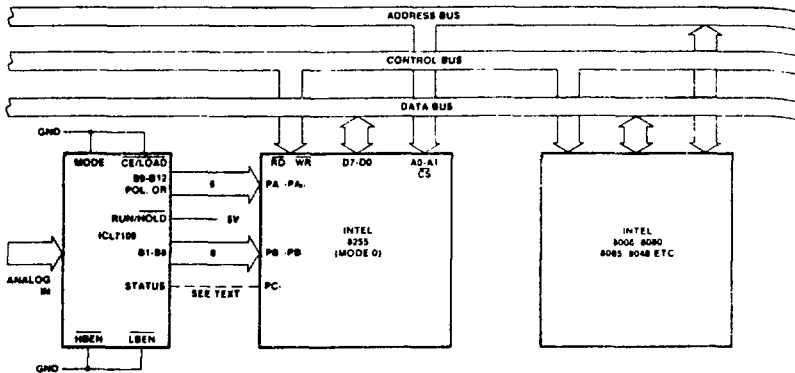


Figure 14: Full-time Parallel Interface to INTEL Microcomputer Systems

4

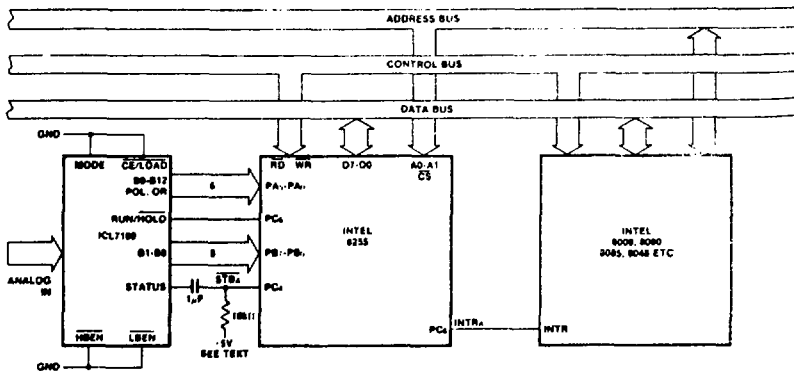


Figure 15: Full-time Parallel Interface to INTEL Microcomputers With Interrupt

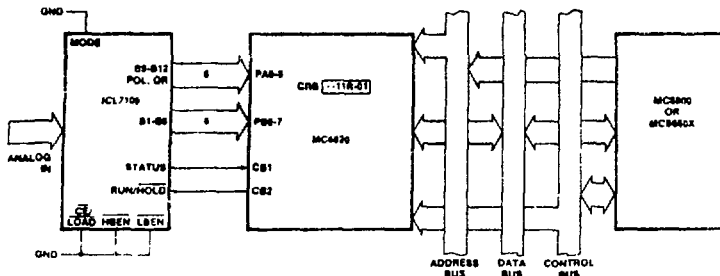


Figure 16: Full-time Parallel Interface to MC6800 or MCS850X Microprocessors

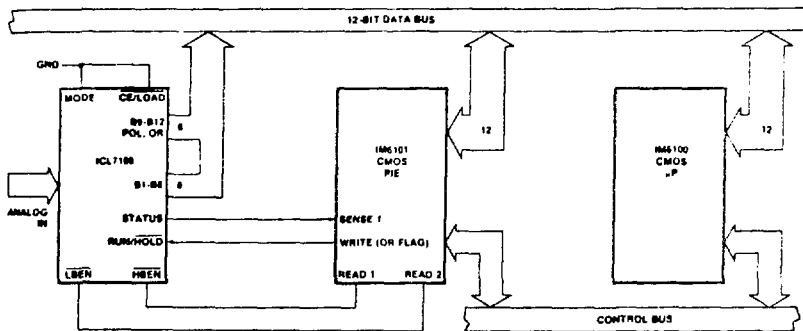


Figure 17: ICL7109-IM6100 Interface Using IM6101 PIE

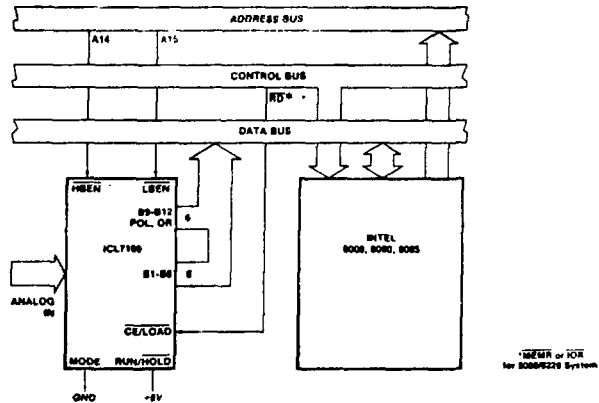


Figure 18: Direct ICL7109 - INTEL 8080/8085 Interface

APENDICE C

```

/*****
/**          PROGRAMA      :   RPE-001                      **/
/**          AUTOR        :   ROSENDO PEÑA EGUILUZ          **/
/**          ASESOR       :   REGULO LOPEZ CALLEJAS          **/
/**          FECHA        :   FEBRERO DE 1992                **/
/**          DESCRIPCION:   Programa para controlar el      **/
/**                        Sistema de Adquisición de datos del EPR **/
/**                        a través de la interfase diseñada para **/
/**                        este proposito.                      **/
*****/

```

```

#include <dos.h>
#include <stdio.h>
#include <graphics.h>
#include <conio.h>
#include <string.h>
#include <stdlib.h>

```

```

void dat (void);
void arch (void);
void pin (void);
void lea (void);
void leen (void);

```

```

    /***** PROGRAMA PRINCIPAL *****/
void main (void)
{
    char porta; int i;
    clrscr();      /* monitor de presentacion */
    textcolor(2); /* adopta un color en modo texto */
    gotoxy(17,6);
    printf("INSTITUTO NACIONAL DE INVESTIGACIONES NUCLEARES");
    gotoxy(17,9);
    printf("          CENTRO NUCLEAR DE MEXICO          ");
    gotoxy(17,12);
    printf("          SISTEMA DE ADQUISICION DE DATOS          ");
    gotoxy(17,15);
    printf("          DEL ESPECTROMETRO DE R.P.E.          ");
    gotoxy(17,18);
    printf("          LABORATORIO DE FISICA DE PLASMAS          ");
    gotoxy(17,23);
    printf("                                ORIGINAL R.P.E.-001");

    for (i=2; i<=78; i++) /* enmarca la portada */
    {
        gotoxy(i,2); printf("%c",' ');
        gotoxy(i,25); printf("%c",' ');
    }
}

```

```

for (i=2; i<=25; i++)
{
    gotoxy(2,i); cprintf("%c",'[');
    gotoxy(78,i); cprintf("%c",'[');
}
for (i=1; i<=10; i++)    /* retardo de 10 seg */
delay(1000);
do                /* presentacion del menu principal */
{
    clrscr();
    gotoxy(30,4); cprintf("(a) Adquisicion de datos");
    gotoxy(30,7); cprintf("(b) Guardar datos en archivo");
    gotoxy(30,10); cprintf("(c) Transformar datos en archivo");
    gotoxy(30,13); cprintf("(d) Graficacion de los datos");
    gotoxy(30,16); cprintf("(e) Dar magnitud de los datos");
    gotoxy(30,19); cprintf("(x) Salir ");
    for (i=2; i<=78; i++)    /* enmarca el menu principal */
    {
        gotoxy(i,2); cprintf("%c",'[');
        gotoxy(i,21); cprintf("%c",'[');
    }
    for (i=2; i<=21; i++)
    {
        gotoxy(2,i); cprintf("%c",'[');

```

```

        gotoxy(78,i); cprintf("%c",'[');
    }

    gotoxy(30,24);    /* espera alguna opcion */
    cprintf("Elige una opcion:");
    porta=getche();
    switch (porta) /* seleccion de funcionamiento */
    {
        case 'a': clrscr(); dat(); break;
        case 'b': clrscr(); arch(); break;
        case 'c': clrscr(); lea(); break;
        case 'd': clrscr(); pin(); clrscr(); break;
        case 'e': clrscr(); leen(); clrscr(); break;
        case 'x': clrscr(); break;
        case 'A': clrscr(); dat(); break;
        case 'B': clrscr(); arch(); break;
        case 'C': clrscr(); lea(); break;
        case 'D': clrscr(); pin(); clrscr(); break;
        case 'E': clrscr(); leen(); clrscr(); break;
        case 'X': clrscr(); break;
    }
} while(porta!='x'); /* salir del proceso en "x" */
}

```

```

    /***** FUNCION DE ADQUISICION DE DATOS *****/
void dat (void)
{
    int i,frec,ind;
    char caso,ine;
    do          /* menu del tiempo de exposicion de la muestra */
    {
        gotoxy(35,4);  cprintf("(0)30seg");
        gotoxy(35,6);  cprintf("(1) 1min");
        gotoxy(35,8);  cprintf("(2) 2min");
        gotoxy(35,10); cprintf("(3) 4min");
        gotoxy(35,12); cprintf("(4) 8min");
        gotoxy(35,14); cprintf("(5)16min");
        for (i=2; i<=78; i++)    /* enmarca el menu */
        {
            gotoxy(i,2); cprintf("%c",'[');
            gotoxy(i,18); cprintf("%c",'[');
        }
        for (i=2; i<=18; i++)
        {
            gotoxy(2,i); cprintf("%c",'[');
            gotoxy(78,i); cprintf("%c",'[');
        }
    }
}

```

```

gotoxy(30,22); cprintf("Opcion Deseada :");
caso=getchar();
switch (caso)    /* seleccion de frecuencia de muestreo */
{
    case '1': frec=1; break;
    case '2': frec=1; break;
    case '3': frec=2; break;
    case '4': frec=4; break;
    case '5': frec=8; break;
}
}

while ((caso>='5') || (caso<='0'));
outportb (0x293,0x54); /* 8253 como generador de onda cuadrada */
outportb (0x291,frec); /* en contador 1 con frecuencia elegida */
outportb (0x283,0x99); /* 8255 con Puertos: A in, B out, C in */
outportb (0x281,0xFF); /* reset e inicializador ( 1111 1111 ) */
outportb (0x281,0x97); /* habilita el ADC 7109 ( 1001 0111 ) */
outportb (0x281,0x87); /* habilita el "conteo" ( 1000 0111 ) */

do
{
    ind = inportb (0x282); /* Espera a (N.Right = "0") */
    ine = ind<<2;
}

```

```

while (ine <= -64);
do
{
    ind = inportb (0x282); /* Espera a (N.Right = "1") */
    ine = ind<<2;
}
while (ine >= 64);
/* adquisicion y almacenamiento de datos adquiridos */
clrscr();
gotoxy(25,14); cprintf("ADQUISICION DE DATOS EN PROCESO");
for (i=15; i<=65; i++)    /* enmarca el enunciado */
{
    gotoxy(i,11); cprintf("%c",' ');
    gotoxy(i,17); cprintf("%c",' ');
}
for (i=11; i<=17; i++)
{
    gotoxy(15,i); cprintf("%c",' ');
    gotoxy(65,i); cprintf("%c",' ');
}
do
{
    if (frec>=2)

```

```

{
    outportb (0x281,0x4C);
    /* escribe memoria a tiempos > 1 min (0010 1100) */
}
if (frec<2)
{
    outportb (0x281,0x0C);
    /* escribe memoria a tiempos <= 1 min (0000 1100) */
}
    ind = inportb (0x282);
    ine = ind<<2;
}
while (ine >= -64); /* Escribe hasta (N.Rigth o R Limit) = 0 */
outportb (0x281,0xF7);
    /* Deshabilitador general ( 1111 0111 ) */
}

/**** ALMACENAMIENTO DE DATOS ADQUIRIDOS EN ARCHIVO ****/
void arch (void)
{
    FILE *in;
    int i;
    unsigned char ch;
    char archi[15];

```

```

outportb (0x283,0x99); /* 8255 con puertos: A in,B out,C in */
outportb (0x281,0xE6); /* habilita memoria para lectura */
gotoxy(15,8);
cprintf("Nombre de Archivo de la forma NOMBRE.EPR");
gotoxy(20,12);
cprintf("Presione <ENTER> despues del nombre");
gotoxy(25,16);
scanf("%s",archi);
if ((in=fopen(archi,"wb"))==NULL)
{
    gotoxy(10,20);
    cprintf("El archivo %s no se puede abrir",archi);
    exit(1);
}
for(i=0;i<=7680;i++)
{
    outportb (0x281,0xE0); /* lee memoria */
    ch = inportb (0x280); putc(ch,in);
    ch = inportb (0x282); putc(ch,in);
    outportb (0x281,0xEE); /* incrementa direccion */
}
fclose(in);
outportb (0x281,0xFF); /* reset e inicializador general */
}

```

```

/***** TRANSFORMACION DE LOS DATOS ADQUIRIDOS *****/
void lea (void)
{
    FILE *out,*in;
    int j,ina,inc,inca,incb,pola,polb,polc,sal;
    signed int outa;
    char archi[15],arch[15];
    gotoxy(15,3);
    cprintf("Nombre del Archivo a leer de la forma NOMBRE.EPR");
    gotoxy(20,6);
    cprintf("Presione <ENTER> al final del nombre");
    gotoxy(25,9);
    scanf("%s",archi);
    if ((out=fopen(archi,"rb"))==NULL)
    {
        gotoxy(10,12);
        cprintf("El archivo %s no se puede leer",archi);
        exit(1);
    }
    gotoxy(15,15);
    cprintf("Nombre del Archivo a escribir de la forma NOM:DAT");
    gotoxy(20,18);
    cprintf("Presione <ENTER> al final del nombre");
    gotoxy(25,21);

```

```

scanf("%s",arch);
if ((in=fopen(arch,"w+t"))==NULL)
{
    gotoxy(10,24);
    cprintf("El archivo %s no se puede abrir",arch);
    exit(1);
}
for (j=0;j<=7680;j++)    /* conversion de datos adquiridos */
{
    ina = getc(out);
    inc = getc(out);
    inca = inc<<12; incb = inca>>4;
    pola = inc<<9; polb = pola>>14; polc = ~polb;
    if ( polc >= 0 )    /* verificacion de polaridad del dato */
    {
        outa = incb + ina;
    }
    else
    {
        sal = incb + ina;
        outa = ~sal+1;
    }
    fprintf(in,"%d\n",outa);    /* escribe datos enteros */
}

```

```

    fclose(in);
    fclose(out);
    gotoxy(25,35);
    printf("Para continuar teclea <ENTER>");
    getch();
}

```

```

    /***** LECTURA DE DATOS ADQUIRIDOS *****/
void leen (void)
{
    FILE *out;
    int j,ina,inc,inca,incb,pola,polb,polc,sal;
    signed int outa;
    char archi[15];
    gotoxy(20,8);
    printf("Nombre de Archivo de la forma NOM.EPR");
    gotoxy(15,12);
    printf("Presione <ENTER> al final del nombre");
    gotoxy(25,16);
    scanf("%s",archi);
    if ((out=fopen(archi,"rb"))==NULL)
    {
        gotoxy(10,24);
        cprintf("El archivo %s no se puede abrir",archi);
    }
}

```

```

        exit(1);
    }
    for(j=0;j<=7680;j++)    /* inicia la lectura de los datos */
    {
        ina = getc(out);
        inc = getc(out);
        inca = inc<<12; incb = inca>>4;
        pola = inc<<9; polb = pola>>14; polc = ~polb;
        if ( polc >= 0 ) /* verificacion de polaridad del dato */
        {
            outa = incb + ina;
        }
        else
        {
            sal = incb + ina;
            outa = ~sal+1;
        }
        printf("%d\t",outa);
    }
    fclose(out);
    printf("\n          Para continuar teclea <ENTER>");
    getch();
}

```

```

/***** GRAFICACION DE LOS DATOS ARCHIVADOS *****/
void pin (void)
{
    FILE *out;
    int graphmode, graphdriver=DETECT;
    int ina,inc,inca,incb,pola,polb,polc,sal,i,j,x,frec,div;
    signed int suma,outa,punto,pcint;
    char eje,caso,archi[15];
    gotoxy(20,8);
    printf("Nombre de Archivo de la forma NOM.EPR");
    gotoxy(15,12);
    printf("Presione <ENTER> al final del nombre");
    gotoxy(25,16); scanf("%s",archi);
    if ((out=fopen(archi,"rb"))==NULL)
    {
        gotoxy(10,20);
        cprintf("El archivo %s no se puede leer",archi);
        exit(1);
    }
    do /* inicia el proceso de graficacion */
    {
        gotoxy(20,20); printf("Desea ejes de referencia (s/n)");
        eje=getch();
    } while ((eje == 's' || eje == 'n')==0);
}

```

```

clrscr();

do          /* menu del tiempo de exposicion de la muestra */
{
    gotoxy(35,4);  cprintf("(0) 30seg");
    gotoxy(35,6);  cprintf("(1) 1min");
    gotoxy(35,8);  cprintf("(2) 2min");
    gotoxy(35,10); cprintf("(3) 4min");
    gotoxy(35,12); cprintf("(4) 8min");
    gotoxy(35,14); cprintf("(5) 16min");
    for (i=2; i<=78; i++)    /* enmarca el menu */
    {
        gotoxy(i,2);
        cprintf("%c",' ');
        gotoxy(i,18); cprintf("%c",' ');
    }
    for (i=2; i<=18; i++)
    {
        gotoxy(2,i);
        cprintf("%c",' ');
        gotoxy(78,i); cprintf("%c",' ');
    }
    gotoxy(30,22);
    cprintf("Opcion Deseada :");
    caso=getchar();
}

```

```

switch (caso) /* seleccion de frecuencia de muestreo */
{
    case '0': frec=3; div=25; break;
    case '1': frec=6; div=50; break;
    case '2': frec=6; div=100; break;
    case '3': frec=12; div=200; break;
    case '4': frec=12; div=200; break;
    case '5': frec=12; div=200; break;
}

}

while ((caso>='5') || (caso<='0'));
graphmode=CGAHI; /* monitor CGA en alta resolucion */
initgraph(&graphdriver,&graphmode,"c:\\");
/* inicializa los apuntadores para graficar */
cleardevice();
if (eje == 's') /* coloca ejes de referencia */
{
    line(0,100,640,100); line(320,0,320,200);
}

x=1; punto=0; point=0;
for(j=0;j<=640;j++) /* empieza el proceso de graficacion */
{
    suma=0; punto = point;
    for(i=0;i<=frec;i++) /* a una frecuencia predeterminada */

```

```

{
    ina = getc(out);    /* adquiere los datos */
    inc = getc(out);
    inca = inc<<12; incb = inca>>4;
    pola = inc<<9; polb = pola>>14; polc = ~polb;
    if ( polc >= 0 )    /* Verificacion de Polaridad del Dato */
    {
        outa = incb + ina;    /* dato positivo */
    }
    else
    {
        sal = incb + ina;    /* dato negativo */
        outa = ~sal+1;
    }
    suma = suma+outa;    /* suma de puntos */
    point = suma/div;    /* valor promedio a graficar */
}

x=x+1;

line((x-1),(100-punto),x,(100-(point)));    /* linea x a x-1 */
line(x,(100-(point)),x,(100-(point)));    /* grafica a x */
}

fclose(out);    getch();
restorecrtmode();
}    /* FIN DEL PROGRAMA DE ADQUISICION DE DATOS */

```

APENDICE D

MANUAL DE USUARIO DEL:
SISTEMA DE ADQUISICION DE DATOS DEL EPR.

El presente manual resume las actividades que lleva a cabo el sistema en conjunto, donde la fase de software establece la comunicación usuario-interfase, el programa que realiza el control del sistema se denomina "RPE".

En el disco rígido de la computadora personal, se creó un directorio bajo el nombre de "EPR", con la finalidad de diferenciar este sistema con otros programas o directorios que pudiera contener el disco rígido, además de disponer de un espacio de memoria y hacer posible el almacenamiento de diversos espectros.

Una vez que el EPR ha sido ajustado, para utilizar la interfase en forma apropiada, es necesario conectar ambos dispositivos mediante un conector "DB-9", creado especialmente para la transmisión de datos del EPR hacia la interfase.

Después de cumplir con el requisito anterior, para poder utilizar el sistema, primero se debe acceder al directorio creado bajo el nombre de "EPR", mediante la siguiente instrucción:

C>CD EPR

después de oprimir la tecla de <ENTER> o Nueva Línea, aparecerá en pantalla lo siguiente:

C>EPR>

para ingresar al sistema, sólo es necesario dar el nombre del programa ejecutable que realiza el control, quedando de la forma:

C>EPR>RPE

Una vez que el programa ha sido cargado, empieza su ejecución enviando a la pantalla de la computadora un formato de presentación, que dura en ella diez segundos, como el que se muestra en la figura G.1:

Figura G.1 - Formato de presentación.

INSTITUTO NACIONAL DE INVESTIGACIONES NUCLEARES

SISTEMA DE ADQUISICION DE DATOS

DEL ESPECTROMETRO DE R.P.E.

LABORATORIO DE FISICA DE PLASMAS

ORIGINAL R.P.E.-001

Al finalizar el proceso de presentación, el sistema envía al usuario el formato del menú de opciones, representado en la figura G.2; de tal manera que se pueda elegir cualquiera de las funciones indicadas, mediante la selección de una de las seis posibles letras, que aparecen dentro de los paréntesis.

Figura G.2 - Menú de opciones.

- (a) Adquisición de datos
- (b) Guardar datos en archivo
- (c) Transformar datos en archivo
- (d) Graficación de los datos
- (e) Dar magnitud de los datos
- (x) Salir

Elige una opción: _

El funcionamiento de cada proceso que realiza el sistema , se describe a continuación:

(a) Adquisición de datos: Esta función se elige mediante la letra "A", realizando: la inicialización de la interfase, la habilitación del: CAD, los contadores y el banco de memoria; en este punto, el sistema envía al usuario el menú de opciones donde se debe especificar el tiempo de duración del barrido del campo

magnético, presentando el formato de la figura G.3.

Figura G.3 - Opciones de tiempo de barrido del campo magnético.

(0) 30seg

(1) 1min

(2) 2min

(3) 4min

(4) 8min

(5) 16min

Opcion Deseada : _

después de elegir la opción conveniente el sistema monitorea la señal de "Normal Right", ésta presenta un nivel lógico alto cuando inicia el proceso del EPR y es en este instante, cuando la adquisición de datos da inicio desplegando además en pantalla el siguiente mensaje:

Figura G.4

ADQUISICION DE DATOS EN PROCESO

Una vez terminada la adquisición de datos, se presenta nuevamente el menú principal, para iniciar otro proceso.

(b) Guardar datos en archivo: Proceso seleccionado mediante la letra "B", en el cual, se realiza el almacenamiento de la información digital adquirida, en forma de un archivo binario. En esta fase envía al usuario el mensaje mostrado en la figura G.5.

Figura G.5 - Mensaje para seleccionar el nombre del archivo.

Nombre de Archivo de la forma NOMBRE.EPR

Presione <ENTER> despues del nombre

—

como se puede ver en el mensaje anterior es necesario dar un nombre al archivo a crear, con la extensión .EPR (de esta forma es posible identificar a cada espectro almacenado), para validar el nombre se da <ENTER> o Nueva Línea, quedando:

Figura G.6 - Elección de nombre del archivo.

Nombre de Archivo de la forma NOMBRE.EPR

Presione <ENTER> despues del nombre

XXXX.EPR

terminado el proceso de creación del archivo, se presenta de nueva cuenta el menú principal en pantalla.

En caso de que no se pueda escribir el archivo por fallas en el disco, el programa principal saldrá automáticamente de su desarrollo normal, presentando un mensaje de error, como se observa en la figura G.7.

Figura G.7 - Mensaje de error.

Nombre de Archivo de la forma NOMBRE.EPR

Presione <ENTER> despues del nombre

XXXX.EPR

El archivo XXXX.EPR no se puede abrir

(c) Transformar datos en archivo: Este proceso se elige al oprimir la tecla "C", la finalidad de esta función es crear un archivo tipo texto con datos enteros, a partir del archivo tipo binario creado en el inciso (b); generando datos normalizados para su posterior análisis por medio de algún otro sistema; el mensaje en pantalla es idéntico a la figura G.5. Aquí se debe dar el nombre del archivo con extensión (.EPR) que se debe de encontrar en el disco, posteriormente se pueden presentar dos opciones: si el archivo existe, se envía el mensaje de la figura G.8; en caso contrario se envía un mensaje de error, finalizando el programa principal su desarrollo en forma automática.

Figura G.8 - Asignación de nombre del archivo de datos.

Nombre del Archivo a leer de la forma NOMBRE.EPR

Presione <ENTER> al final del nombre

XXXX.EPR

Nombre del Archivo a escribir de la forma NOMBRE.DAT

Presione <ENTER> al final del nombre

es en este momento cuando el usuario asigna un nombre específico al archivo de tipo texto a crear, a partir del archivo de tipo binario original; en caso de que el archivo pueda ser escrito se presentará en pantalla el mensaje siguiente:

Para continuar teclea <ENTER>

después de oprimir la tecla <Enter>, aparecerá de nueva cuenta el menú principal. En caso de que no sea posible escribir el nuevo archivo debido a fallas en el disco, el programa finalizará su ejecución y aparecerá en pantalla el mensaje de error ilustrado en la figura G.9.

Figura G.9 - Mensaje de error.

Nombre del Archivo a leer de la forma NOMBRE.EPR

Presione <ENTER> al final del nombre

XXXX.EPR

Nombre del Archivo a escribir de la forma NOMBRE.DAT

Presione <ENTER> al final del nombre

XXXX.DAT

El archivo XXXX.DAT no se puede abrir

(d) Graficación de los datos: Este proceso se elige al oprimir la letra "D", para iniciar el proceso de graficación en pantalla de los valores de algún espectro previamente archivado, al inicio de esta función se presenta un mensaje idéntico al de la figura G.5, siguiendo el mismo proceso para cuando no se pueda leer el archivo dado; en caso de que el archivo exista, se presenta un mensaje con opción a graficar el espectro con o sin ejes de referencia, para hacer esta elección el usuario tendrá que decidir entre dos opciones: "N" (sin ejes) y "S" (con ejes); posteriormente se envía un mensaje idéntico al de la figura G.2, para determinar el tiempo de barrido del campo magnético con el cual se obtuvo el espectro, una vez hecho esto se procede a crear el gráfico del espectro. Para salir de la gráfica basta oprimir

cualquier tecla, enviando el menú principal de nueva cuenta.

(e) Dar magnitud de los datos: Esta operación es seleccionada por medio de la tecla "E", enviando al usuario un mensaje idéntico al de la figura G.5, si el nombre del archivo tecleado es válido, son presentados al usuario los datos del espectro en forma tabulada; si no existe el archivo, se le envía un mensaje de error y el programa termina su ejecución, en forma análoga al proceso de la figura G.7.

(x) Salir : seleccionado mediante el caracter "X", permitiendo salir del sistema al directorio EPR. Mostrando el mensaje siguiente:

C>EPR

REFERENCIAS

- [1] J. Morcillo R. y J. M. Orza S. *Espectroscopia; Estructura y espectros atomicos*. Alhambra, España, 1972.
- [2] S. Galindo U. *Determinacion de los Parametros del Hamiltoniano de Spin para un polvo con $s=7/2$* . U.N.A.M.: México, 1974.
- [3] S. Pshezhetskii, A. G. Kotov, V. K. Milinchuk, V. A. Roginskii and V. I. Tupikov *EPR OF FREE RADICALS IN RADIATION CHEMISTRY*. John Wiley & Sons, Israel, 1974.
- [4] VARIAN Analytical Instrument Division.: "E-15 EPR System Manual". Technical Manual.
- [5] The NMR-EPR Staff of Varian Associates.: *NMR and EPR Spectroscopy*. Pergamon Press Inc.: Great Britain, 1960.
- [6] VARIAN Instrument Division.: " E-LINE EPR System Schematics ". Pub.: No.: 87-125-742, Technical Manual.
- [7] VARIAN Instrument Division.: " E-LINE EPR System Schematics ". Pub.: No.: 87-125-744, Technical Manual.
- [8] INTERSIL "Data Book" Intersil, Inc.: 1979.

- [9] INTEL "Microprocesor and Peripheral Handbook", volume II Peripheral.: Intel Corporation, 1989.
- [10] E. Lewis C. *Interfacing to the IBM Personal Computer*. Howard W. Sams & Co.: 1987.
- [11] H. Schildt *Manual de Referencia C*. Mc. Graw-Hill, Inc.: España, 1989.
- [12] H. P. Hsu *FOURIER ANALYSIS*. Simon and Schuster, U.S.A.: 1970.
- [13] B. F. Lathi *Introduccion a la Teoria y Sistemas de Comunicacion*. LIMUSA, México, 1987.

BIBLIOGRAFIA

- W. Low "Solid State Physics Advances in Research and Applications". *Paramagnetic Resonance in Solids*. Academic Press Inc.: U.S.A.: 1960.
- H. Taub and D. Schilling *Digital Integrated Electronics*. McGraw-Hill, 1977.
- R. J. Tocci *Sistemas Digitales; Principios y aplicaciones*. Prentice-Hall Hispanoamericana, S.A.: México, 1987.
- Motorola "Fast and LS TTL Data". Motorola Inc.: 1989.
- National Semiconductor Co.: "MOS MEMORY Databook". 1984.
- Exar Corporation "Exar Databook". 1989.
- G. Leblanc *Turbo C para IBM-PC y Compatibles*. Gustavo Gili, 1988.
- D. L. Schilling y C. Belove *Circuitos Electronicos discretos e integrados*. Marcombo S. A; México, 1987.
- G. E. Tobey, J. G. Graeme y L. P. Huelsman *Amplificadores Operativos (diseño y aplicación)*. Diana, 1978.